

#2

Docket No.: 50063-061

PATENT

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re Application of

Kazue MIURA, et al.

Serial No.:

Group Art Unit:

Filed: August 27, 2001

Examiner:

For: COMMUNICATION CONTROL SYSTEM

1c971 U.S. PTO
09/938737
08/27/01

**CLAIM OF PRIORITY AND
TRANSMITTAL OF CERTIFIED PRIORITY DOCUMENT**

Commissioner for Patents
Washington, DC 20231

Sir:

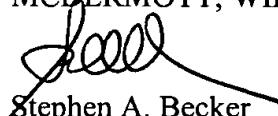
In accordance with the provisions of 35 U.S.C. 119, Applicants hereby claims the priority
of:

Japanese Patent Application No. 2000-257048,
Filed August 28, 2000

cited in the Declaration of the present application. A certified copy is submitted herewith.

Respectfully submitted,

MCDERMOTT, WILL & EMERY


Stephen A. Becker
Registration No. 26,527

600 13th Street, N.W.
Washington, DC 20005-3096
(202) 756-8000 SAB:ykg
Date: August 27, 2001
Facsimile: (202) 756-8087

日本国特許庁
JAPAN PATENT OFFICE

50063-061
AUGUST 27, 2001
MIURA, ET AL.
McDERMOTT, Will & Emery

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出願年月日
Date of Application:

2000年 8月28日

出願番号
Application Number:

特願2000-257048

出願人
Applicant(s):

松下電器産業株式会社

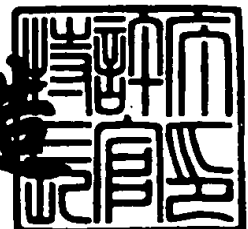
10971 U.S. PTO.
09/938737
08/27/01

CERTIFIED COPY OF
PRIORITY DOCUMENT

2001年 7月27日

特許庁長官
Commissioner,
Japan Patent Office

及川耕造



出証番号 出証特2001-3067165

【書類名】 特許願

【整理番号】 PA99D726

【提出日】 平成12年 8月28日

【あて先】 特許庁長官 及川 耕造 殿

【国際特許分類】 H04L 12/56

【発明者】

【住所又は居所】 名古屋市中区栄2丁目6番1号 白川ビル別館5階 株式会社 松下電器情報システム名古屋研究所内

【氏名】 三浦 和恵

【発明者】

【住所又は居所】 名古屋市中区栄2丁目6番1号 白川ビル別館5階 株式会社 松下電器情報システム名古屋研究所内

【氏名】 矢口 洋樹

【特許出願人】

【識別番号】 000005821

【氏名又は名称】 松下電器産業株式会社

【代理人】

【識別番号】 100096817

【弁理士】

【氏名又は名称】 五十嵐 孝雄

【電話番号】 052-218-5061

【選任した代理人】

【識別番号】 100097146

【弁理士】

【氏名又は名称】 下出 隆史

【選任した代理人】

【識別番号】 100102750

【弁理士】

【氏名又は名称】 市川 浩

【選任した代理人】

【識別番号】 100109759

【弁理士】

【氏名又は名称】 加藤 光宏

【手数料の表示】

【予納台帳番号】 007847

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【ブルーフの要否】 要

【書類名】 明細書

【発明の名称】 通信制御装置

【特許請求の範囲】

【請求項 1】 固定長のセル単位で行われる多重通信を制御する通信制御装置であって、

前記多重通信のセルを格納するための共有のセルバッファと、

該セルバッファへの前記セルの書き込みおよび読み出しを介して、多数の入出力ポートと多重通信網との間の通信を制御するバッファ管理部とを備え、

該バッファ管理部は、

前記セルバッファに格納された後、所定の廃棄基準期間以上の期間が経過したセルを廃棄する廃棄制御部を備える通信制御装置。

【請求項 2】 請求項 1 記載の通信制御装置であって、

前記バッファ管理部は、

前記セルと該セルの書き込み時刻とを、セルごとに対応付けて管理する書き込み時刻管理部を備え、

前記廃棄制御部は、該書き込み時刻からの経過時間に基づいて前記廃棄を行う通信制御装置。

【請求項 3】 請求項 2 記載の通信制御装置であって、

前記書き込み時刻管理部は、

セルへの書き込みが行われた時刻を、時系列的に記憶する書き込み時刻バッファと、

前記セルバッファと前記書き込み時刻バッファのデータ間を関連付ける関連情報を記憶する関連情報記憶部とを備える通信制御装置。

【請求項 4】 請求項 1 記載の通信制御装置であって、

前記多重通信には複数の品質クラスの通信が混在しており、

前記所定の廃棄基準期間は、該品質クラスに応じて設定された期間であり、

前記バッファ管理部は、前記品質クラスに応じて前記通信の制御を行う通信制御装置。

【請求項 5】 請求項 1 記載の通信制御装置であって、

前記バッファ管理部は、

前記セルバッファ内の空き領域を管理する空きバッファ管理部と、

前記各通信を構成する一連のセルの格納場所を管理するセル管理部と、

該空きバッファ管理部から指定された空き領域に新たなセルを書き込むと共に、該書き込み結果を前記セル管理部に反映させる書き込み制御部と、

前記セル管理部の管理情報に基づいて前記セルバッファからセルを読み出すと共に、該読み出し結果を前記空きバッファ管理部に反映させる読み出し制御部とを備える通信制御装置。

【請求項 6】 請求項 5 記載の通信制御装置であって、

前記廃棄制御部は、前記廃棄すべきセルの格納場所に関する情報を前記セル管理部から削除するとともに、該格納場所を空き領域として前記空きバッファ管理部に反映させることにより、前記廃棄を行う通信制御装置。

【請求項 7】 固定長のセル単位で行われる多重通信時に、該多重通信のセルを格納するための共有のセルバッファを管理するバッファ管理方法であって、

前記セルバッファに格納された後、所定の廃棄基準期間以上の期間が経過したセルを廃棄する工程を備えるバッファ管理方法。

【請求項 8】 請求項 7 記載のバッファ管理方法であって、

(a) 前記セルバッファに新たなセルを書き込むとともに、書き込み時刻を該セルと対応付けて管理する工程と、

(b) 書き込み時刻からの経過時間が所定値以上の場合に、該書き込み時刻に対応付けられた前記セルを廃棄する工程とを備えるバッファ管理方法。

【請求項 9】 固定長のセル単位で行われる多重通信時に、該多重通信のセルを格納するための共有のセルバッファを管理するためのプログラムをコンピュータ読みとり可能に記録した記録媒体であって、

前記セルバッファに格納された後、所定の廃棄基準期間以上の期間が経過したセルを廃棄する機能を実現するプログラムを記録した記録媒体。

【請求項 10】 請求項 9 記載の記録媒体であって、

前記セルバッファに新たなセルを書き込むとともに、書き込み時刻を該セルと対応付けて管理する機能と、

書き込み時刻からの経過時間が所定値以上の場合に、該書き込み時刻に対応付けられた前記セルを廃棄する機能とを実現するプログラムを記録した記録媒体。

【発明の詳細な説明】

【 0 0 0 1 】

【発明の属する技術分野】

本発明は、固定長のセル単位で多重通信を行う通信制御に関し、詳しくは、バッファに記憶されたセルを管理するバッファ管理に関する。

【 0 0 0 2 】

【従来の技術】

動画像データなどの大容量のデータを高速に伝送する技術として非同期転送モード (ATM: Asynchronous Transfer Mode) を用いた通信方法が知られている。ATMとは、音声、静止画像、動画像などのデータを通常53バイトからなる固定長のセルに分割し、セル単位で通信を行う技術である。セルを時分割で伝送することにより、複数の入力ポートからの信号を多重通信することができる。セルは、多重化装置とも称される通信制御装置内のバッファに一旦格納され、このバッファから通信ごとに所望のレート、即ち時間間隔で読み出されて送信される。

【 0 0 0 3 】

この際、全入力ポートでバッファを共有する技術が知られている。入力ポートごとにセルをバッファのどの位置にどんな順序で格納したかを管理することにより、セルを格納する領域を共有する方法であり、次の構成によって実現される。

【 0 0 0 4 】

図18は従来技術としての通信制御処理の構成を示す説明図である。n個の入力ポートから入力されたセルは書込制御部1の制御の下で全ポートに共有のセルバッファ3に格納される。セルバッファ3の書き込み可能な領域は、空きバッファ管理メモリ4によって管理されている。書込制御部1は、空きバッファ管理メモリ4から指定された空き領域に、セルを書き込むとともに、格納場所に関する情報をクラス管理メモリ2受け渡す。クラス管理メモリ2は、入力ポートごとにセルの格納位置および格納順序を管理する。

【 0 0 0 5 】

一方、読出制御部 6 は、セルバッファ 3 から適宜セルを読み出して多重化し A T M 網に出力する。クラス管理メモリ 2 を参照することにより、入力ポートごとのセルの読み出し順序を特定することができる。読出制御部 6 は、この順序に従い、所定のレートで時分割して各入力ポートのセルを読み出して出力する。読み出しが完了した領域は、空き領域として空きバッファ管理メモリ 4 によって管理される。書き込みおよび読み出しの動作は、所定の通信レートを確保するよう、時計 5 の信号に基づいて実行される。

【 0 0 0 6 】

かかる通信制御によれば、入力ポートごとに固有のバッファを用意する必要がないため、バッファの容量を抑制することができる利点がある。また、クラス管理メモリの領域を増やすことにより、バッファの増設を伴わず容易に入力ポートを増設できる利点もある。

【 0 0 0 7 】

【発明が解決しようとする課題】

A T M では、入力ポートごとに最小使用帯域 M C R (Minimum Cell Rate) が設定されている。トラフィックが低い場合には、M C R を超える転送レートが許容されるが、トラフィックの輻輳時には、他の入力ポートの M C R を確保するために、適宜セルの廃棄が行われる。従来、セルの廃棄はバッファの記憶領域の占有率に基づいて行われていた。トラフィックの輻輳時にバッファの占有率が所定の閾値を超えると、M C R を超える転送レートで格納されたセル、即ち非優先セルが廃棄されていた。

【 0 0 0 8 】

バッファ内へのセルの格納位置の管理上、非優先セルの廃棄は、セルの読み出し制御の一環として行われていた。即ち、読み出し制御部が、バッファからセルを読み出す過程において、非優先セルについてはセルの送信を行わずに廃棄するという処理が行われていた。読み出し制御部がセルの読み出しと廃棄という 2 種類の制御を実行するため、制御処理が複雑になっていた。送信不要であるにも関わらず非優先セルの読み出しが必要であり、処理に時間を要するという課題もあった。更に、非優先セルの廃棄は、その前に送信されるべき通常のセルの読み出

しが完了した後に行われることになるため、処理が非効率的であった。

【 0 0 0 9 】

本発明は、かかる課題を解決するためになされたものであり、固定長さのセル単位の多重通信において、バッファ内のセルを廃棄する処理の簡素化および効率化を図ることを目的とする。

【 0 0 1 0 】

【課題を解決するための手段およびその作用・効果】

上記課題の少なくとも一部を解決するために、本発明では、固定長のセル単位で行われる多重通信を制御する通信制御装置を、多重通信のセルを格納するための共有のセルバッファと、セルバッファへの前記セルの書き込みおよび読み出しを介して、多数の入出力ポートと多重通信網との間の通信を制御するバッファ管理部とを備える構成とし、バッファ管理部には、セルバッファに格納された後、所定の廃棄基準期間以上の期間が経過したセルを廃棄する廃棄制御部を備えるものとした。本発明は、固定長のセル単位で行われる種々の多重通信に適用可能であり、例えば、A T Mに適用することができる。

【 0 0 1 1 】

廃棄専用の廃棄制御部でセルの廃棄を制御するため、セルの書き込みおよび読み出し処理とは独立して廃棄処理を行うことができる。このため、バッファ管理部の制御処理を簡素化することができる。また、廃棄処理の実行タイミングを柔軟に変更することも可能となる。

【 0 0 1 2 】

セルの廃棄は、格納後の経過期間に基づいて行われる。換言すれば、古いセルを優先的に廃棄することになる。上述の「所定の廃棄基準期間」は、セル廃棄の基準となる期間であり、この値を通信ごとに適宜設定することにより、各通信に要求されるM C Rは確保しつつ、容易にセルの廃棄を行うことが可能となる。

【 0 0 1 3 】

経過期間は、セル格納後の経過時間を用いるものとしてもよいし、セル格納後の制御処理のステップ数、廃棄処理の繰り返し数などを用いるものとしてもよい。経過時間に基づく廃棄処理は、例えば、セルの書き込み時刻をセルごとに対応

付けて管理する書き込み時刻管理部を備えることにより実現できる。経過時間を用いることにより、MCRの確保が容易かつ確実に行うことができる利点がある。

【0014】

経過時間に基づく廃棄を行う場合、書き込み時刻管理部には、書き込み時刻バッファと関連情報記憶部とを備えることが望ましい。書き込み時刻バッファには、セルへの書き込みが行われた時刻を、時系列的に記憶し、関連情報記憶部には、セルバッファと前記書き込み時刻バッファのデータ間を関連付ける関連情報を記憶する。書き込み時刻バッファを検索することにより、経過時間が長いセルを容易に特定することができ、廃棄処理の効率化を図ることができる。

【0015】

関連情報記憶部は、セルバッファおよび書き込み時刻バッファとは個別の記憶領域として設けることができる。この場合は、セルバッファの格納領域、書き込み時刻バッファの格納領域を対にして記憶する必要がある。この他、関連情報記憶部は、セルバッファまたは書き込み時刻バッファ内に設けることも可能である。例えば、セルバッファ内に設ける態様としては、セルバッファに格納される各セルと対にして書き込み時刻バッファの格納位置を記憶する態様が挙げられる。こうすることにより、関連情報記憶部に記憶すべき容量を抑制することができる利点がある。

【0016】

一般に多重通信では、所望の転送レートまたは帯域、誤り率の許容範囲などの転送パラメータによって区分される品質クラスが異なる通信が混在して行われることがある。本発明では、かかる場合、廃棄の基準となる所定の廃棄基準期間を品質クラスに応じて設定し、バッファ管理部が品質クラスに応じて廃棄制御を含む通信制御を行うことにより、容易に品質クラスごとの要求を満足したセルの廃棄処理を実現することができる。

【0017】

共有のバッファを利用したセルの書き込みおよび読み出しの管理は、種々の構成で実現可能である。例えば、バッファ管理部に、空きバッファ管理部、セル管

理部、書き込み制御部、読み出し制御部とを備える構成を採ることができる。空きバッファ管理部は、セルバッファ内の空き領域を管理するユニットである。セル管理部は、各通信を構成する一連のセルの格納場所を管理するユニットである。書き込み制御部は、空きバッファ管理部から指定された空き領域に新たなセルを書き込むと共に、該書き込み結果を前記セル管理部に反映させるユニットである。読み出し制御部は、セル管理部の管理情報に基づいて前記セルバッファからセルを読み出すと共に、該読み出し結果を前記空きバッファ管理部に反映させるユニットである。

【0018】

本発明では、これに加えて先に説明した廃棄制御部が備えられる構成となる。ここで、上述したバッファ管理部の構成を用いる場合には、廃棄制御部は、廃棄すべきセルの格納場所に関する情報をセル管理部から削除するとともに、格納場所を空き領域として空きバッファ管理部に反映させることにより廃棄を行うことができる。こうすることにより、セルバッファからの廃棄されるセルの読み出しを伴わず、管理情報の変更だけでセルの廃棄を行うことができる。従って、廃棄処理の高速化を図ることができる。

【0019】

本発明は、上述した通信制御装置としての態様の他、通信時に使用されるバッファを管理するバッファ管理装置として構成することも可能である。また、通信制御方法、バッファ管理方法として構成してもよい。更に、これらの通信制御およびバッファ管理を実現するためのプログラムまたはこれと同視し得る種々の信号体系、該プログラムをコンピュータ読みとり可能に記録した記録媒体として構成することも可能である。

【0020】

ここで、記憶媒体としては、フレキシブルディスクやCD-ROM、光磁気ディスク、ICカード、ROMカートリッジ、パンチカード、バーコードなどの符号が印刷された印刷物、コンピュータの内部記憶装置（RAMやROMなどのメモリ）および外部記憶装置などコンピュータが読取り可能な種々の媒体を利用できる。

【 0 0 2 1 】

【 発 明 の 実 施 の 形 態 】

以下、本発明の実施の形態について、実施例に基づき以下の項目に分けて説明する。

A. 装置構成：

B. 通信制御処理：

B 1. 書込制御処理：

B 2. 読出制御処理：

B 3. 廃棄制御処理：

B 4. 廃棄制御処理の変形例：

【 0 0 2 2 】

A. 装置構成：

図 1 は実施例としての通信システムの概略構成を示す説明図である。携帯電話 C P 1, C P 2 間で音声通信を行う場合の構成を例示した。携帯電話 C P 1 で入力された音声信号は、無線によって、基地局 B S 1 に伝送される。基地局 B S 1 は、図示する他にも複数の携帯電話と同時に通信することが可能である。各携帯電話は、基地局 B S 1 の各入力ポートに対応づけられて通信が行われる。

【 0 0 2 3 】

基地局 B S 1 には、音声／セル変換装置 1 0 と通信制御装置 1 0 0 とが備えられている。音声／セル変換装置 1 0 は、携帯電話 C P 1 から受信した音声信号を、固定長のセルに変換する。本実施例では、4 8 バイトの本体データと 5 バイトの制御データとからなるセルを用いるものとした。

【 0 0 2 4 】

生成されたセルは、通信制御装置 1 0 0 によって A T M 網に送信される。通信制御装置 1 0 0 は、入力ポートごとに一定のレートが保たれるように A T M 網にセルを時分割して出力する。

【 0 0 2 5 】

A T M 網には交換機 S R を介して複数の基地局が接続されている。交換機 S R は指定された送信先に応じて、A T M 網をルーティングしてセルを受信側の基地

局、B S 2 に伝送する。受信側の基地局 B S 2 には基地局 B S 1 と同様、通信制御装置 1 0 0、音声／セル変換装置 1 0 が備えられている。A T M 網から受信されたセルは通信制御装置 1 0 0 によって出力ポートごとに分配される。このセルは、音声／セル変換装置 1 0 0 によって、音声信号に変換され、出力ポートに対応づけられた携帯電話 C P 2 に無線で通信される。

【 0 0 2 6 】

本実施例では、上述の構成を例にとりて、通信制御装置 1 0 0 の構成および制御処理について説明する。以下では、音声の通信を例にとりて説明するが、各基地局に接続される端末は、携帯電話に限定されるものではない。基地局にコンピュータを接続し、これらの間で動画像、静止画像、テキストなど種々のデジタルデータを通信することも可能である。種類の異なるデータが混在しても構わない。

【 0 0 2 7 】

図 2 は通信制御装置 1 0 0 の構成を示す説明図である。従来の通信制御装置（図 1 8 参照）に対し、書込時刻管理メモリ 1 4 0 および廃棄制御部 1 0 3 が設けられている点で相違する。

【 0 0 2 8 】

通信制御装置 1 0 0 は、ハードウェア的には内部に C P U およびメモリ等を備えるコンピュータで構成される。図 2 に示した構成のうち、書込制御部 1 0 1、読出制御部 1 0 2、廃棄制御部 1 0 3 は、ソフトウェア的に構築される。クラス管理メモリ 1 1 0、セルバッファ 1 2 0、空きバッファ管理メモリ 1 3 0、書込時刻管理メモリ 1 4 0 は、R A M 上に設定された領域、およびこれらの領域を管理するのに必要なソフトウェアによって構築される。時計 1 0 4 は、コンピュータの動作のクロックを計数するカウンタにより構築される。

【 0 0 2 9 】

図 3 はクラス管理メモリ 1 1 0 の内部構成を示す説明図である。クラス管理メモリ 1 1 0 内には、通信制御装置 1 0 0 に接続される n 個の入力ポートに対応して n 個の領域、つまり第 1 クラス管理バッファ 1 1 0 (1) ～第 n クラス管理バッファ 1 1 0 に分割されている。それぞれのクラス管理バッファは、入力ポート

に一義的に対応しており、先頭セルバッファ番号、末尾セルバッファ番号の2種類のデータを保持する。先頭セルバッファ番号とは、それぞれの入力ポートから入力された一連のセルのうち、セルバッファ120内で先頭のセルが格納されている位置を特定するデータである。末尾セルバッファ番号とは、セルバッファ120内で末尾のセルが格納されている位置を特定するデータである。

【0030】

図4はセルバッファ120の内部構成を示す説明図である。セルバッファ120は第1セルバッファ120(1)～第mセルバッファ120(m)のm個の領域に分割されている。バッファ数mは、セルバッファ120に同時に格納可能な最大のセル数に相当する値である。バッファ数mは、通信制御装置100に接続された入力ポート数nおよび各入力ポートについて確保すべき通信レートに応じて適宜設定される。

【0031】

本実施例では、セルバッファ120へのセルの格納位置は、1～mまでのバッファ番号を用いて特定される。もちろん、ハードウェア的にはセルバッファ120の各記憶領域には、固有のアドレスが与えられているから、このアドレスを用いて格納領域を直接的に特定しても構わない。

【0032】

第1～第nセルバッファには、それぞれ時刻管理バッファ番号、セルデータ、後続セルバッファ番号の3種類のデータがセットで格納される。セルデータは、通信されるべき53バイトのセルである。後続セルバッファ番号は、次に読み出されるべきセルバッファを特定するバッファ番号である。セルを読み出すごとに後続セルバッファ番号を参照することにより、連鎖的に一連のセルを読み出すことが可能となる。時刻管理バッファ番号については、後述する。

【0033】

図5は空きバッファ管理メモリ130の内部構成を示す説明図である。空きバッファ管理メモリ130には、セルバッファ120のバッファ数mに対応して、第1管理バッファ130(1)～第m管理バッファ130(m)のm個の領域が設けられている。各管理バッファには、セルバッファ120の空き領域を特定す

る空きバッファ番号が格納されている。空きバッファ管理メモリ 1 3 0 のそれぞれのバッファ番号は、セルバッファ 1 2 0 のバッファ番号と一義的に対応するものではない。例えば、第 1 管理バッファ 1 3 0 (1) には、空きバッファ番号として 2 ~ m の値が格納される可能性もある。

【 0 0 3 4 】

本実施例では、セルバッファ 1 2 0 の全領域が空き領域となった場合への対応を考慮して空きバッファ管理メモリ 1 3 0 に m 個の領域を設けた。空きバッファ管理メモリ 1 3 0 の領域数は、セルバッファ 1 2 0 に生じ得る空き領域の最大値に応じて設定すればよい。必ずしも、セルバッファ 1 2 0 のバッファ数 m に一致させる必要はない。

【 0 0 3 5 】

セルバッファ 1 2 0 の空きバッファを特定する目的からすれば、空きバッファ管理メモリ 1 3 0 は m ビットのフラグで代用することも可能である。m ビットの各桁を第 1 セルバッファ 1 2 0 (1) ~ 第 m セルバッファ 1 2 0 (m) に一義的に対応付け、空いているか否かを「 0 」 「 1 」で示せば足りる。但し、かかる構成では、セルを格納する際に、m ビットのフラグからセルバッファ 1 2 0 の空き領域を検索する必要が生じる。これに対し、図 5 で示した構成を採れば、第 1 管理バッファ 1 3 0 (1) ~ 第 m 管理バッファ 1 3 0 (m) を順次参照することにより、検索を要せずに空いているバッファ番号を特定できる利点がある。

【 0 0 3 6 】

図 6 は書込時刻管理メモリ 1 4 0 の内部構成を示す説明図である。書込時刻管理メモリ 1 4 0 は、入力ポート数 n に対応する第 1 時刻管理バッファ 1 4 0 (1) ~ 第 n 時刻管理バッファ 1 4 0 (n) の領域に分かれている。これらの領域は、入力ポートと一義的に関連付けられている。それぞれの時刻管理バッファは、セルバッファ 1 2 0 のバッファ数 m に対応してバッファ [1] ~ バッファ [m] に分けられている。各バッファには、イネーブルフラグ、タイムスタンプ、クラス情報の 3 種類のデータが格納される。イネーブルフラグとは、バッファに格納されているタイムスタンプの有効性を示すフラグである。このフラグが「 1 」の場合は有効、「 0 」の場合は無効を意味する。

【 0 0 3 7 】

クラス情報とは、通信の品質クラスを表すデータである。品質クラスとは、通信レートや誤り率などの通信パラメータによって区分される通信の種別を表す情報である。通信の品質クラスが全ポートで1種類に限定される場合には、品質クラスの記憶を省略しても構わない。本実施例では、入力ポートごとに品質クラスが相違する場合にセルの廃棄を柔軟に行うことを可能とするため、クラス情報を記憶するものとした。また、一つの入力ポートを通じて品質クラスの異なるデータが混在した通信が行われる場合を考慮して、バッファ [1] ～バッファ [m] のそれぞれにクラス情報を記憶するものとした。

【 0 0 3 8 】

タイムスタンプは、書込時刻管理メモリ 1 4 0 の各バッファに対応付けられたセルバッファ 1 2 0 へのセルの書き込みが行われた時刻である。両者の対応付けは、セルバッファ 1 2 0 に書き込まれている時刻管理バッファ番号によって行われる。図 4 に示した通り、セルバッファ 1 2 0 には、セルデータおよび後続セルバッファ番号とともに時刻管理バッファ番号が記憶されている。この時刻管理バッファ番号は、書込時刻管理メモリ 1 4 0 について、タイムスタンプが格納されているバッファ番号に相当する。一例として、1 番の入力ポートから入力されたセルが第 1 セルバッファ 1 2 0 (1) に格納され、第 1 セルバッファ 1 2 0 (1) の時刻管理バッファ番号に「 2 」が格納されている場合を考える。このとき、第 1 セルバッファ 1 2 0 (1) のタイムスタンプは、1 番の入力ポートに対応する第 1 時刻管理バッファ 1 4 0 (1) のバッファ [2] に格納されることになる。

【 0 0 3 9 】

このように書込時刻管理メモリ 1 4 0 のバッファ番号は、セルバッファ 1 2 0 のバッファ番号と一義的には対応しない。セルバッファ 1 2 0 への書き込みが行われるたびに、タイムスタンプは、書込時刻管理メモリ 1 4 0 のバッファ [1] ～バッファ [m] に順次格納される。こうすることによって、書き込みが行われたセルを時系列で容易に管理することが可能となる。

【 0 0 4 0 】

図 2 に示した書込制御部 1 0 1、読出制御部 1 0 2 および廃棄制御部 1 0 3 は、クラス管理メモリ 1 1 0、セルバッファ 1 2 0、空きバッファ管理メモリ 1 3 0、書込時刻管理メモリ 1 4 0 を適宜利用して、後述する通り、通信に関する種々の制御を実行する。

【 0 0 4 1 】

B. 通信制御処理：

通信制御装置 1 0 0 で行われる通信制御処理は、主として、セルバッファ 1 2 0 へのセルの書込制御処理、セルの読出制御処理、セルの廃棄処理に分けられる。本実施例では、書込制御処理、読出制御処理、廃棄処理の順に繰り返し実行するものとした。これらの 3 種類の処理は、基本的に独立した処理であるため、実行タイミングは任意に設定可能である。書込制御処理、読出制御処理が所定回数行われるたびに 1 回の割合で廃棄処理を行うものとしてもよい。セルバッファ 1 2 0 の占有率が所定の閾値を超えるなど特定の条件が満たされた時点で廃棄処理を行うものとしてもよい。以下、それぞれの処理内容について説明する。

【 0 0 4 2 】

B 1. 書込制御処理：

図 7 は書込制御処理のフローチャートである。図 8 は書込制御処理時の各要素間のアクセス状況を示す説明図である。両者を参照して、書込制御処理の内容を説明する。この処理は、図 2 中の書込制御部 1 0 1 によって実行される処理である。

【 0 0 4 3 】

書込制御部 1 0 1 は、入力ポートからデータセルを入力する（ステップ S 1 0）。次に、空きバッファ管理部 1 3 0 から空きバッファ番号 E B N を取得する（ステップ S 1 2）。空きバッファ管理部 1 3 0 は、先に図 5 で示した構成を成しており、第 1 管理バッファ 1 3 0（1）～第 m 管理バッファ 1 3 0（m）のうち、空きバッファ番号を読み出すべきバッファ番号はリードポインタで特定される。ステップ S 1 2 で空きバッファ番号が取得されると、この処理に合わせてリードポインタが一つ進められる。また、読み出しが行われたバッファには、N u l l データが入力される。

【 0 0 4 4 】

書込制御部 1 0 1 は、書込時刻管理メモリ 1 4 0 にタイムスタンプおよびクラス情報を書き込む（ステップ S 1 4）。書き込む位置は、書込時刻管理メモリ 1 4 0 のライトポインタによって特定される。例えば、1 番の入力ポートから入力されたセルの書き込みを考える。1 番の入力ポートに対応づけられた第 1 時刻管理バッファ 1 4 0（1）（図 6 参照）のライトポインタが「k」という値であったとする。このときは、第 1 時刻管理バッファ 1 4 0（1）のバッファ[k]にタイムスタンプ等が書き込まれる。タイムスタンプは、時計 1 0 4 から入力される。この処理と合わせて、バッファ[k]のデータが有効であることを示すために、イネーブルフラグをオン、つまり「1」とする。また、ライトポインタを値 1 だけインクリメントする。ライトポインタが値 m を超えた場合には、再び 1 に戻される。こうすることで、書込時刻管理メモリ 1 4 0 のバッファ[1]～バッファ[m]には古い順にタイムスタンプが格納される。

【 0 0 4 5 】

次に、セルバッファ 1 2 0 に時刻管理バッファ番号、セルデータおよび後続バッファ番号の書き込みが行われる（ステップ S 1 6）。データは、空きバッファ番号 E B N で特定された領域に格納される。時刻管理バッファ番号は、タイムスタンプが格納されたバッファ番号である。上述の「k」がこの値に相当する。セルデータは入力ポートから入力されたデータである。このセル書込時には、後続するセルを格納するバッファ番号は不定であるから、自身のバッファ番号 E B N が一時的に書き込まれる。

【 0 0 4 6 】

書込制御部 1 0 1 は、セルが格納されると、クラス管理メモリ 1 1 0 から末尾セルバッファ番号 L B N を取得する（ステップ S 1 8）。1 番の入力ポートの処理時であれば、第 1 クラス管理バッファ 1 1 0（1）に格納されているデータを取得することになる。このデータは、ステップ S 1 6 でバッファ番号 E B N に書き込まれたセルの直前のセルが格納されているバッファを特定する。換言すれば、バッファ番号 L B N のセルの後続セルはバッファ番号 E B N のセルとなる。従って、書込制御部 1 0 1 は、セルバッファ 1 2 0 内のバッファ番号 L B N の後続

セルバッファ番号を値 EBN に更新する（ステップ S20）。また、末尾セルはバッファ番号 EBN に格納されていることになるから、クラス管理メモリ 110 の末尾セルバッファ番号を値 EBN に更新する（ステップ S20）。以上の処理で書込制御処理が完了する。

【0047】

以上の処理内容を具体例で示す。図9は書込制御処理時における各バッファのデータの変遷例を示す説明図である。1番の入力ポートから入力されたセルの書き込み時を具体例として示した。図示の便宜上、セルバッファが4つ設けられている場合を例示した。図中のハッチングを示した領域は、Nullデータまたは無効扱いされるデータが格納されている領域であることを意味する。

【0048】

図示する通り、セルの書き込み処理を開始する時点で、従前の処理により、第1セルバッファのみにセルデータが格納されているものとする。従って、クラス管理バッファには、先頭セルバッファ番号、末尾セルバッファ番号ともに「1」が入力されている。第2セルバッファ～第4セルバッファは空きバッファであるため、空きバッファ管理メモリには、これらのバッファ番号が格納されている。この例では、第1管理バッファ～第3管理バッファにそれぞれ「3」、「4」、「2」が格納されているものとした。バッファ番号は種々の順序で格納され得る。第1時刻管理バッファのバッファ[1]には、第1セルバッファのタイムスタンプ「aa:aa」が格納されている。また、クラス情報には1番の入力ポートに対応する品質クラス情報「1」が格納されている。タイムスタンプがバッファ[1]に格納されているため、第1セルバッファの時刻管理バッファ番号にはバッファ[1]に対応したバッファ番号「1」が格納されている。

【0049】

この状態から、1番の入力ポートから入力されたセルデータの書き込みが行われたとする（図中のS14欄参照）。書き込み制御部101は、空きバッファ管理メモリの第1管理バッファからセルを書き込むバッファ番号「3」を取得すると、第1管理バッファをNullデータにする。そして、第1時刻管理バッファのバッファ[2]に書き込みを行うタイムスタンプ「bb:bb」を入力する。

【0050】

次に、書き込み制御部101は、バッファ番号「3」に対応するセルバッファ、即ち第3セルバッファにセルデータ「BBB」を入力する（S16欄参照）。これと合わせて時刻管理バッファ番号には、バッファ[2]に対応する「2」を格納する。後続セルバッファ番号には、自身のバッファ番号「3」を格納する。そして、第1クラス管理バッファの末尾セルバッファ番号「1」を取得する。

【0051】

最後に書き込み制御部101は、末尾セルバッファ番号「1」に対応する第1セルバッファの後続セルバッファ番号を「3」に更新する（S20欄参照）。また、第1クラス管理バッファの末尾セルバッファ番号を「3」に更新する。以後、同様の処理を繰り返すことにより、セルバッファにデータが継続的に格納される。

【0052】

B2. 読出制御処理：

図10は読出制御処理のフローチャートである。図11は読出制御処理時の各要素間のアクセス状況を示す説明図である。両者を参照して、読出制御処理の内容を説明する。この処理は、図2中の読出制御部102によって実行される処理である。

【0053】

読出制御部102は、クラス管理メモリ110から先頭バッファ番号TBNを入力する（ステップS30）。読出制御部102は、入力ポートごとに所定の通信レートが確保されるようにセルの読み出しを行う。従って、第1クラス管理バッファ110（1）～第nクラス管理バッファ110（n）のいずれにアクセスするかは、通信レートによって決まる。

【0054】

次に読出制御部102は、セルバッファ120内のバッファ番号TBNの領域から、時刻管理バッファ番号、セルデータ、後続バッファ番号NBNを読み出す（ステップS32）。読み出されたセルデータは、多重信号の一部としてATM網に出力される。この処理により、バッファ番号TBNは空きバッファとなるか

ら、空きバッファ管理メモリ130に値TBNを格納する（ステップS34）。格納する領域は、空きバッファ管理メモリ130のライトポインタによって指定される。空きバッファ管理メモリ130への格納が済むと、読出制御部102ライトポインタは、値1だけインクリメントする。

【0055】

次に、ステップS32で入力された時刻管理バッファ番号にアクセスし、イネーブルフラグを「0」、即ちオフにする。これにより、このバッファに格納されているタイムスタンプは無効のデータ扱いとなる。

【0056】

セルバッファTBNの読み出しにより、この入力ポートの信号については、後続バッファ番号NBNに対応するセルバッファが先頭バッファとなる。従って、読出制御部102は、クラス管理メモリ110の先頭バッファ番号をNBNに更新する（ステップS38）。以上の処理で読出制御処理が完了する。

【0057】

以上の処理内容を具体例で示す。図12は読出制御処理時における各バッファのデータの変遷例を示す説明図である。先に図9で示した最終状態（S20欄の状態）を初期状態としてセルの読み込みを行うものとする。

【0058】

読出制御部102は、第1クラス管理バッファから、先頭セルバッファ番号「1」を取得する。次に、このバッファ番号に対応した第1セルバッファからセルデータを読み出し、ATM網に出力する（S32欄参照）。セルデータの読み出しが行われても、第1セルバッファには、新たなデータがオーバーライトされるまで、そのままデータが保持されているが、読み出し処理以後は使用されないため、無効のデータとして図示した。

【0059】

この読み出し処理により、第1セルバッファは空きバッファとなる。従って、読出制御部102は、このバッファ番号「1」を空きバッファ管理メモリに入力する。ここではライトポインタによって第4管理メモリに入力されるものとした。

【0060】

また、第1セルバッファに格納されていた時刻管理バッファ番号は「1」であるから、第1時刻管理バッファのうち、この番号に対応するバッファ[1]のイネーブルフラグを「0」にする（S36欄参照）。これにより、バッファ[1]のタイムスタンプは無効データ扱いとなる。

【0061】

第1セルバッファに格納されていた後続セルバッファ番号は「3」であるから、読み出し処理の完了により、第3セルバッファが先頭バッファとなる。従って、読出制御部102は、第1クラス管理バッファの先頭セルバッファ番号を「3」に更新する。以後、同様の処理を繰り返すことにより、セルバッファから、逐次データが継続的に読み出される。

【0062】

B3. 廃棄制御処理：

図13は廃棄制御処理のフローチャートである。図14は廃棄制御処理時の各要素間のアクセス状況を示す説明図である。両者を参照して、廃棄制御処理の内容を説明する。この処理は、図2中の廃棄制御部103によって実行される処理である。

【0063】

廃棄制御部103は、書込時刻管理メモリからタイムスタンプを取得し、現在時刻とタイムスタンプとの差分から書き込み後の経過時間を算出する（ステップS50）。書き込み時刻管理メモリ140には、多数のタイムスタンプが格納されている。廃棄制御部103は、書き込み時刻管理メモリ140のうち、イネーブルフラグが「1」となっているバッファについて順次この処理を実行する。書き込み時刻管理メモリ140のバッファは、タイムスタンプの古い順に配列されているから、第1時刻管理バッファ140(1)～第n時刻管理バッファ140(n)のそれぞれについて、最も古いタイムスタンプに相当するバッファについてのみ経過時間の算出を行うものとしてもよい。ここでは、いずれか一つのバッファについての処理内容を例にとって説明する。

【0064】

廃棄制御部103は、ステップS50で算出された経過時間が所定の閾値 T_{lim} を超えているか否かを判定する（ステップS52）。経過時間が閾値 T_{lim} 以下の場合には、書き込み後、長時間経過していないセルであることを意味しているため、廃棄処理を行わずに廃棄制御処理ルーチンを終了する。

【0065】

経過時間が閾値 T_{lim} を超えている場合には、書き込み後、長時間経過しているセルであることを意味するから、該当するセルの廃棄を行う。長時間格納されたままのセルを放置すると、バッファの占有率が増大し、各入力ポートの通信レートが確保できなくなるからである。

【0066】

閾値 T_{lim} は、セルの廃棄を行うか否かの判断基準となる値である。閾値 T_{lim} は、通信の品質クラスごとに設定される。例えば、高い通信レート、換言すれば広い帯域が確保されている品質クラスについては、セルの書き込み、読み出しを頻繁に行う必要が生じるから、閾値 T_{lim} は比較的小さい値となる。逆に、低い通信レート、換言すれば狭い帯域に相当する品質クラスについては、閾値 T_{lim} は比較的大きい値となる。閾値 T_{lim} は通信レートによってのみ定まるものではなく、誤り率の許容範囲等のパラメータによっても影響を受ける。閾値 T_{lim} は、品質クラスごとに要求された通信仕様を満足するために必要となる最小のデータ保持時間、および他の品質クラスの通信を妨げない範囲で許容される最大のデータ保持時間の双方を考慮して、通信制御装置100の構成に応じて適宜設定される値である。書込時刻管理メモリ140には、クラス情報が格納されているから、廃棄制御処理において、このデータに基づいて品質クラスに応じた閾値 T_{lim} を使い分けることができる。

【0067】

廃棄処理は、読出制御処理（図10～図12参照）と基本的に同じ処理で行われる。廃棄制御部103は、クラス管理メモリから先頭バッファ番号 TBN を入力する（ステップS54）。読み出し時と異なり、クラス管理メモリ110のいずれにアクセスするかは、書き込み時刻管理メモリ140によって定まる。例えば、第1時刻管理バッファ140（1）に記憶されたタイムスタンプに基づいて

廃棄処理が行われる場合には、これに対応する第1クラス管理バッファ110（1）からバッファ番号TBNを入力することになる。

【0068】

次に、廃棄制御部103は、セルバッファ120のバッファ番号TBNから、後続バッファ番号NBNを読み出す（ステップS56）。時刻管理バッファ番号、セルデータは不要であるため、読み出さない。この分、読出制御処理に較べて処理時間の短縮化を図ることができる。

【0069】

以後は、読出制御処理と同様、空きバッファ管理メモリ120にバッファ番号TBNを格納し（ステップS58）、書込時刻管理メモリ140の処理対象となっているバッファ番号に格納されたイネーブルフラグをオフにする（ステップS60）。また、先頭セルバッファ番号を、後続バッファ番号NBNに更新する（ステップS62）。以上の処理によりセルの廃棄が完了する。

【0070】

図15は廃棄制御処理時における各バッファのデータの変遷例を示す説明図である。先に図9で示した最終状態（S20欄の状態）を初期状態としてセルの廃棄を行うものとする。

【0071】

廃棄制御部103は、第1時刻管理バッファのタイムスタンプ「aa:aa」に基づきセルの廃棄を行うか否かを判定する。セルの廃棄を行うべきと判断した場合には、第1クラス管理バッファから、先頭セルバッファ番号「1」を取得する。次に、このバッファ番号に対応した第1セルバッファから後続バッファ番号「3」を取得する（S56欄参照）。

【0072】

廃棄処理によって、第1セルバッファは空きバッファとなるから、廃棄制御部103は、このバッファ番号「1」を空きバッファ管理メモリに入力する。ここではライトポインタによって第4管理メモリに入力されるものとした（S58欄参照）。

【0073】

また、廃棄処理の対象となっているタイムスタンプが格納されているバッファ [1] のイネーブルフラグを「0」にする（S 6 0 欄参照）。これにより、バッファ [1] のタイムスタンプは無効データ扱いとなる。

【 0 0 7 4 】

第 1 セルバッファに格納されていた後続セルバッファ番号は「3」であるから、廃棄処理の完了により、第 3 セルバッファが先頭バッファとなる。従って、廃棄制御部 1 0 3 は、第 1 クラス管理バッファの先頭セルバッファ番号を「3」に更新する。これにより、閾値 T_{lim} を超えて格納されていたセルの廃棄が完了する。S 6 2 欄の処理時点では、第 1 セルバッファには、従前のデータが保持されているが、廃棄処理によって第 1 セルバッファのデータは無効扱いとなることから、ハッチングを付して示した。

【 0 0 7 5 】

B 4 . 廃棄制御処理の変形例 :

実施例では、各入力ポートからは時系列的にセルが入力されることを前提としてセルの廃棄を行う処理を例示した。例えば、セル A, B, C の順序で構成される一連の信号がある場合、セルの入力は必ずこの順序で行われ、セル B, A, C のように順序が入れ替わって入力されることはないことを前提とした。かかる前提下では、あるセルの経過時間が閾値 T_{lim} を超えた場合には、最も古くに入力される先頭セルが廃棄されるべきセルに相当することになる。

【 0 0 7 6 】

セルが時系列的に入力されない場合の廃棄制御処理は、図 1 3 の処理の変形により容易に実現可能である。図 1 6 は廃棄制御処理の変形例を示すフローチャートである。図 1 3 の制御処理からの変更部分のみを例示した。

【 0 0 7 7 】

セルの廃棄を行うと判断された場合、廃棄制御部 1 0 3 は、先頭バッファ番号 TBN に対応するセルバッファから時刻管理バッファ番号と後続バッファ番号を読み出す（ステップ S 5 6 A）。セルデータの読み出しは行わない。次に、ステップ S 5 6 A で読み出し対象となったセルバッファが廃棄セルに相当するか否かを判断する（ステップ S 5 7）。この判断は、読み出された時刻管理バッファ

番号が、書込時刻管理メモリ140のうち、閾値Tlimを超えるタイムスタンプを格納するバッファ番号に一致するか否かによって行われる。一致する場合には、廃棄セルと判断される。不一致の場合には、後続バッファ番号で指定されたセルバッファからデータを読み出し、同様の判断を行う。ステップS56、S57の繰り返しにより、廃棄セルのバッファ番号が特定される。また、廃棄セルの直前セルのバッファ番号、および後続セルのバッファ番号も特定される。

【0078】

こうして廃棄セルが特定されると、廃棄制御部103は、空きバッファ管理メモリ130に、廃棄セルのバッファ番号を格納し（ステップS58A）、書込時刻管理メモリのイネーブルフラグをオフにする（ステップS60）。

【0079】

この時点で、直前セルに対応するセルバッファには、後続セル番号として廃棄セルに対応するバッファ番号が格納されている。セルの廃棄後は、直前セルの次に廃棄セルの後続セルが読み出されるようにこれらの管理情報を更新する必要がある。このため、廃棄制御部103は、直前セルの後続バッファ番号に、廃棄セルの後続バッファ番号を格納する（ステップS61）。

【0080】

以上の処理を具体例で説明する。図17は変形例の廃棄制御処理時におけるセルバッファ内のデータの変遷を示す説明図である。図示の便宜上、セルバッファ内に第1セルバッファ～第4セルバッファの4つの領域が確保されている場合を例示した。各セル内のデータは、上から時刻管理バッファ番号、セルデータ、後続バッファ番号に対応している。

【0081】

上段には、廃棄処理を行う前の状態を示した。第1セルバッファに先頭セルデータ「AAA」が格納されているものとする。第1セルバッファの後続バッファ番号は「4」であるから、次のセルは第4セルバッファに格納されている。以下、同様にセルは、第2セル、第3セルの順に格納されている。

【0082】

廃棄すべきセルのタイムスタンプは書込時刻管理メモリ140のバッファ[3

」に格納されているものとする。図16で説明したステップS56A, S57の繰り返しにより、各セルに格納されている時刻管理バッファ番号が「3」となっているセル、即ち第4セルバッファが廃棄セルであるものと特定される。

【0083】

廃棄制御部103は、第4セルバッファの廃棄処理を行うとともに、第4セルバッファに格納されている後続バッファ番号「2」を、直前セルに対応する第1セルバッファに格納する。これにより、第1セルバッファの後続バッファ番号は「2」となる。図17の下段には、この状態を示した。この結果、廃棄処理後は、第1セルバッファ、第2セルバッファ、第3セルバッファの順で読み出しが行われる。

【0084】

以上で説明した本実施例の通信制御装置によれば、廃棄制御部103が、書込制御部101および読出制御部102とは独立の処理によってセルの廃棄を行うことができる。従って、書込制御および読み出し制御の処理内容を簡素化することができる。また、廃棄処理の実行タイミングを柔軟に調整することができる。実施例では、書込制御処理、読出制御処理、廃棄制御処理を同じ割合で順次実行する場合を例示した。廃棄制御処理の実行率を他の制御処理と異ならせてもよい。セルバッファ120の占有率に応じて廃棄制御処理の実行率を変動させてもよい。

【0085】

本実施例によれば、セルデータ自体の読み出しを伴うことなく、セルの廃棄を行うことができる。つまり、空きバッファ管理メモリ130、クラス管理メモリ110、書込時刻管理メモリ140に格納されている管理情報を書き換えることによってセルの廃棄が行われる。従って、廃棄処理の簡素化、高速化を図ることができる。

【0086】

以上、本発明の種々の実施例について説明したが、本発明はこれらの実施例に限定されず、その趣旨を逸脱しない範囲で種々の構成を採ることができることはいうまでもない。例えば、以上の制御処理はソフトウェアで実現する他、ハード

ウェア的に実現するものとしてもよい。

【図面の簡単な説明】

【図 1】

実施例としての通信システムの概略構成を示す説明図である。

【図 2】

通信制御装置 1 0 0 の構成を示す説明図である。

【図 3】

クラス管理メモリ 1 1 0 の内部構成を示す説明図である。

【図 4】

セルバッファ 1 2 0 の内部構成を示す説明図である。

【図 5】

空きバッファ管理メモリ 1 3 0 の内部構成を示す説明図である。

【図 6】

書込時刻管理メモリ 1 4 0 の内部構成を示す説明図である。

【図 7】

書込制御処理のフローチャートである。

【図 8】

書込制御処理時の各要素間のアクセス状況を示す説明図である。

【図 9】

書込制御処理時における各バッファのデータの変遷例を示す説明図である。

【図 1 0】

読出制御処理のフローチャートである。

【図 1 1】

読出制御処理時の各要素間のアクセス状況を示す説明図である。

【図 1 2】

読出制御処理時における各バッファのデータの変遷例を示す説明図である。

【図 1 3】

廃棄制御処理のフローチャートである。

【図 1 4】

廃棄制御処理時の各要素間のアクセス状況を示す説明図である。

【図 1 5】

廃棄制御処理時における各バッファのデータの変遷例を示す説明図である。

【図 1 6】

廃棄制御処理の変形例を示すフローチャートである。

【図 1 7】

変形例の廃棄制御処理時におけるセルバッファ内のデータの変遷を示す説明図である。

【図 1 8】

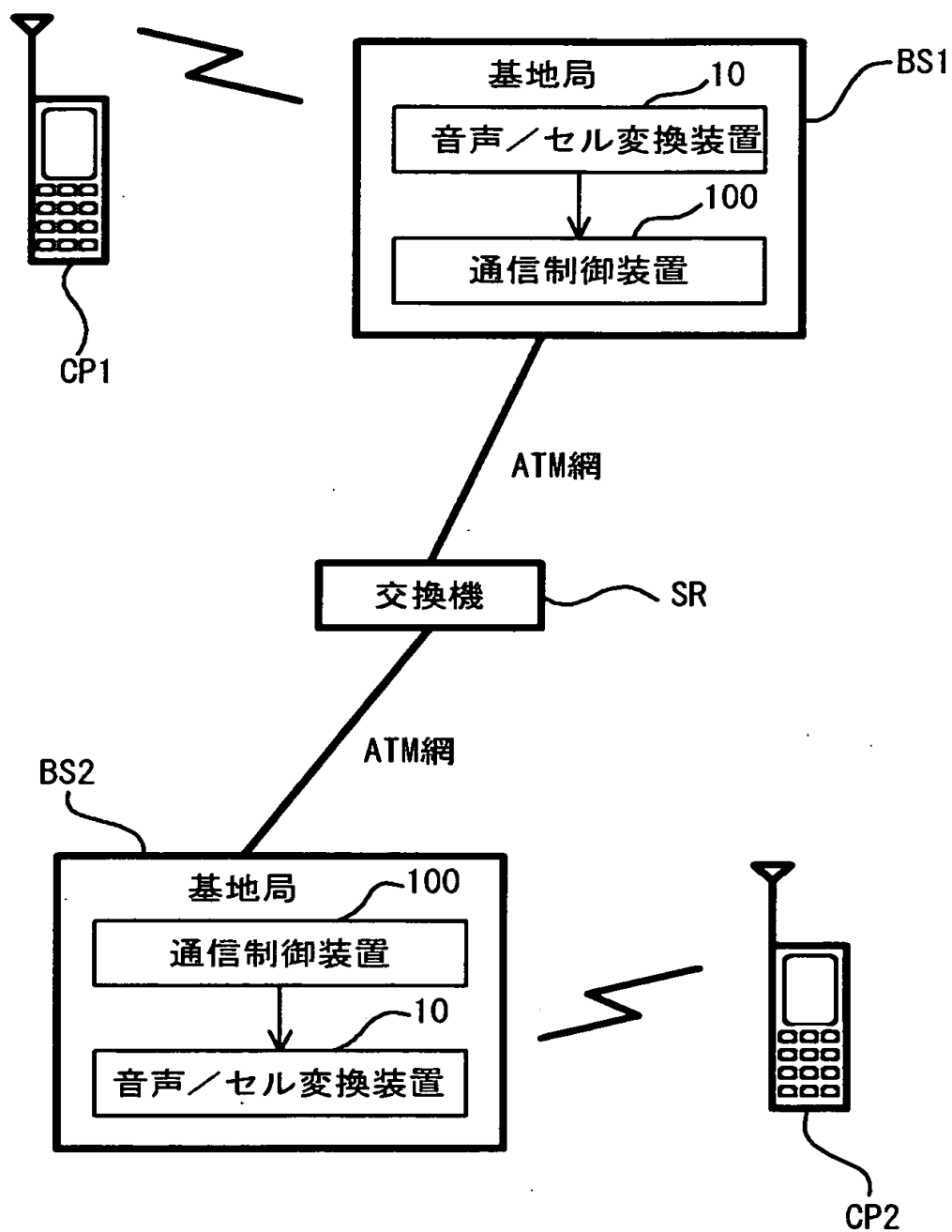
従来技術としての通信制御処理の構成を示す説明図である。

【符号の説明】

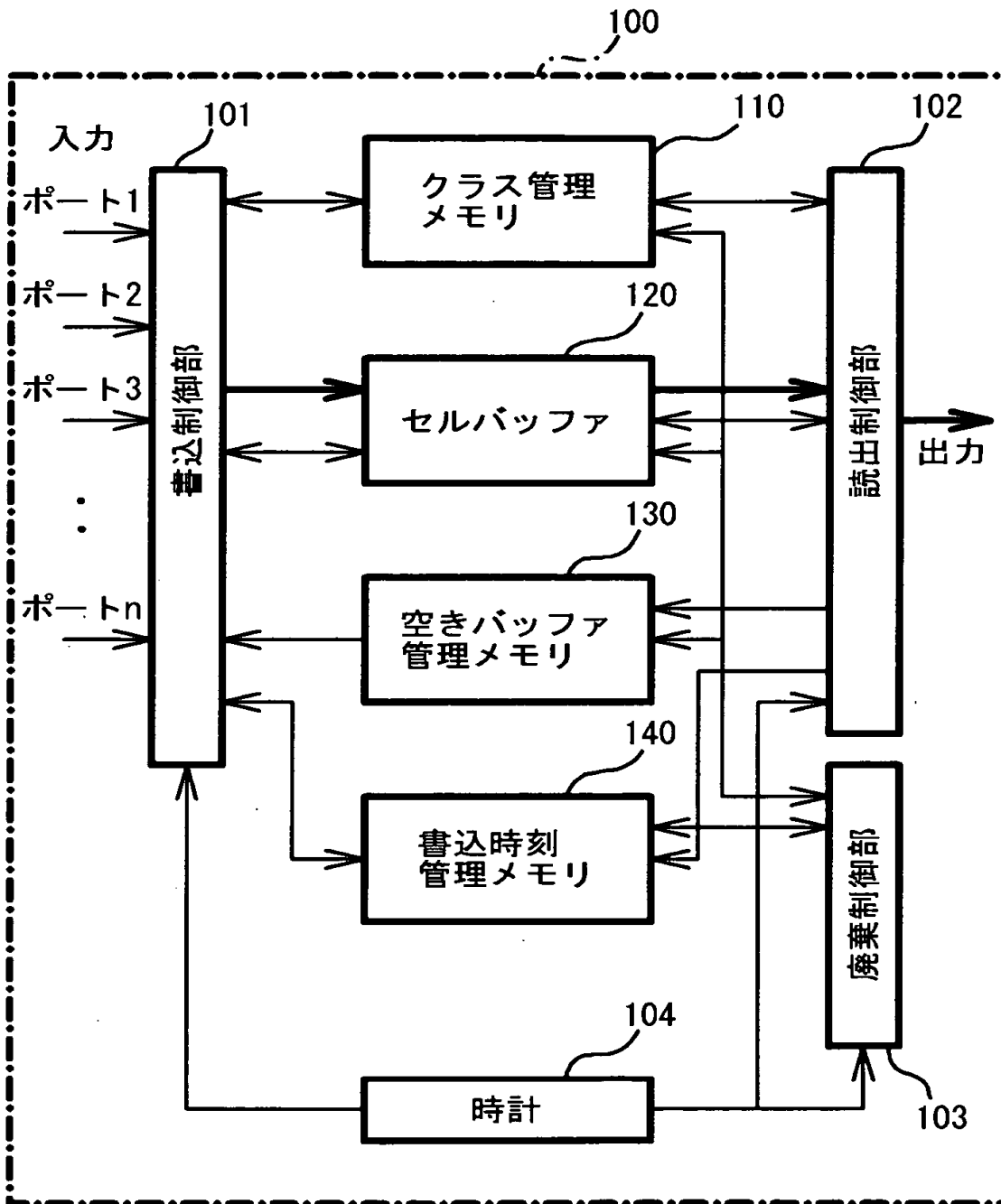
- 1 0 0 …通信制御装置
- 1 0 1 …書込制御部
- 1 0 2 …読出制御部
- 1 0 3 …廃棄制御部
- 1 0 4 …時計
- 1 1 0 …クラス管理メモリ
- 1 2 0 …セルバッファ
- 1 3 0 …空きバッファ管理メモリ
- 1 4 0 …書込時刻管理メモリ

【書類名】 図面

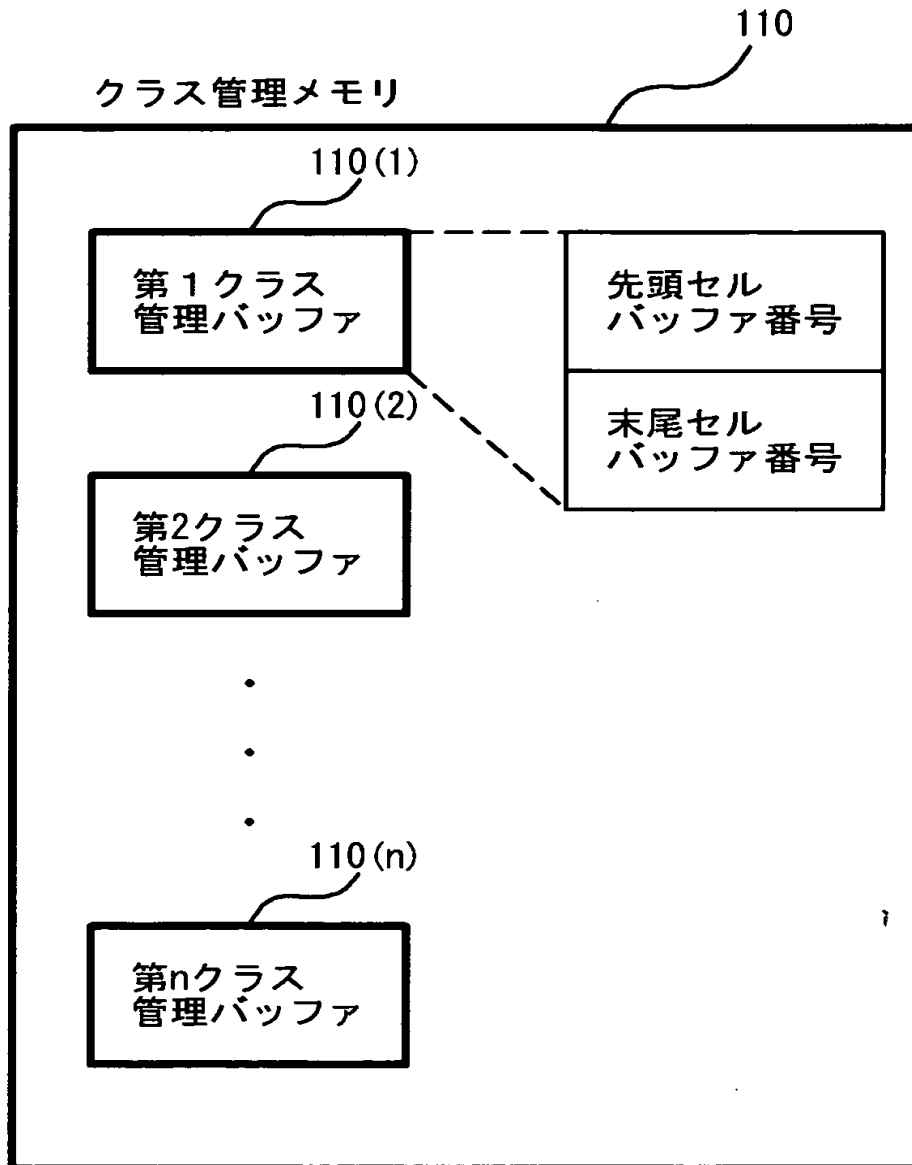
【図 1】



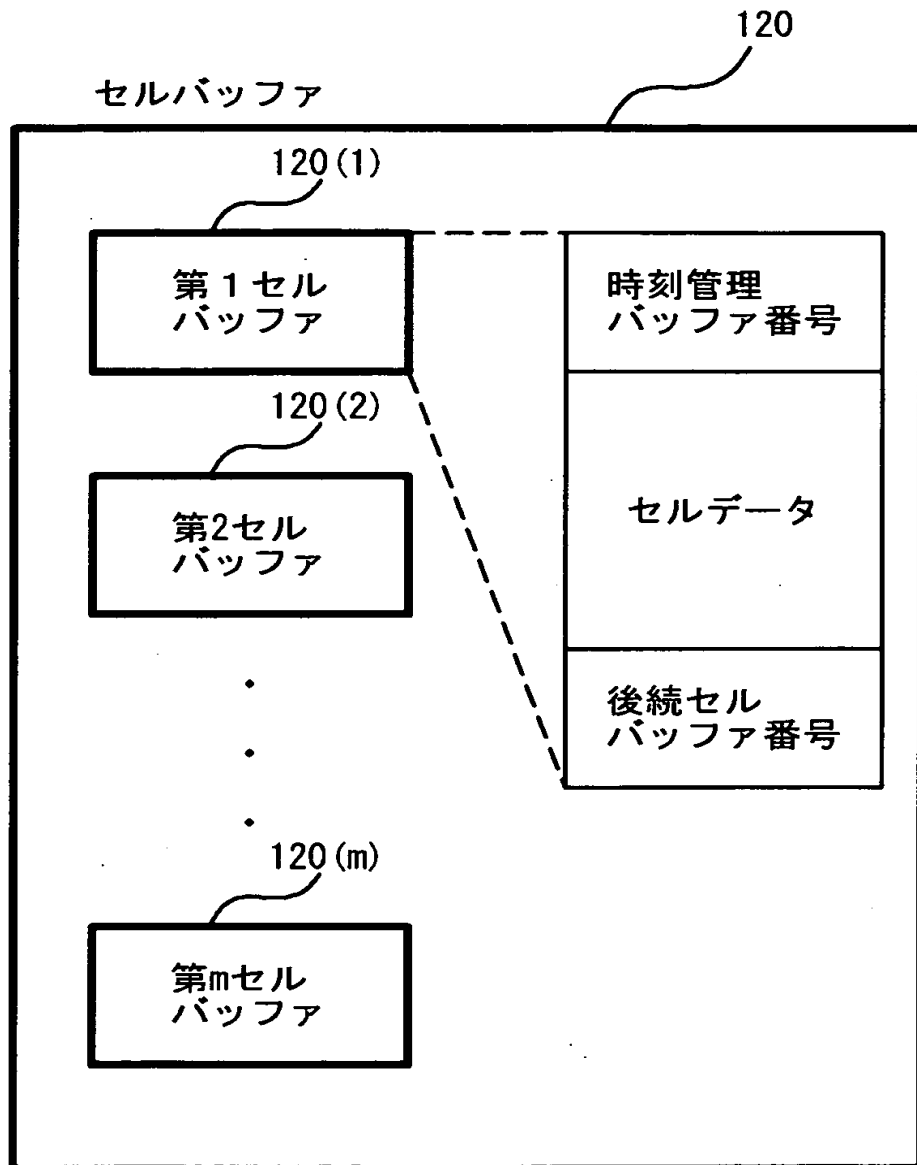
【図2】



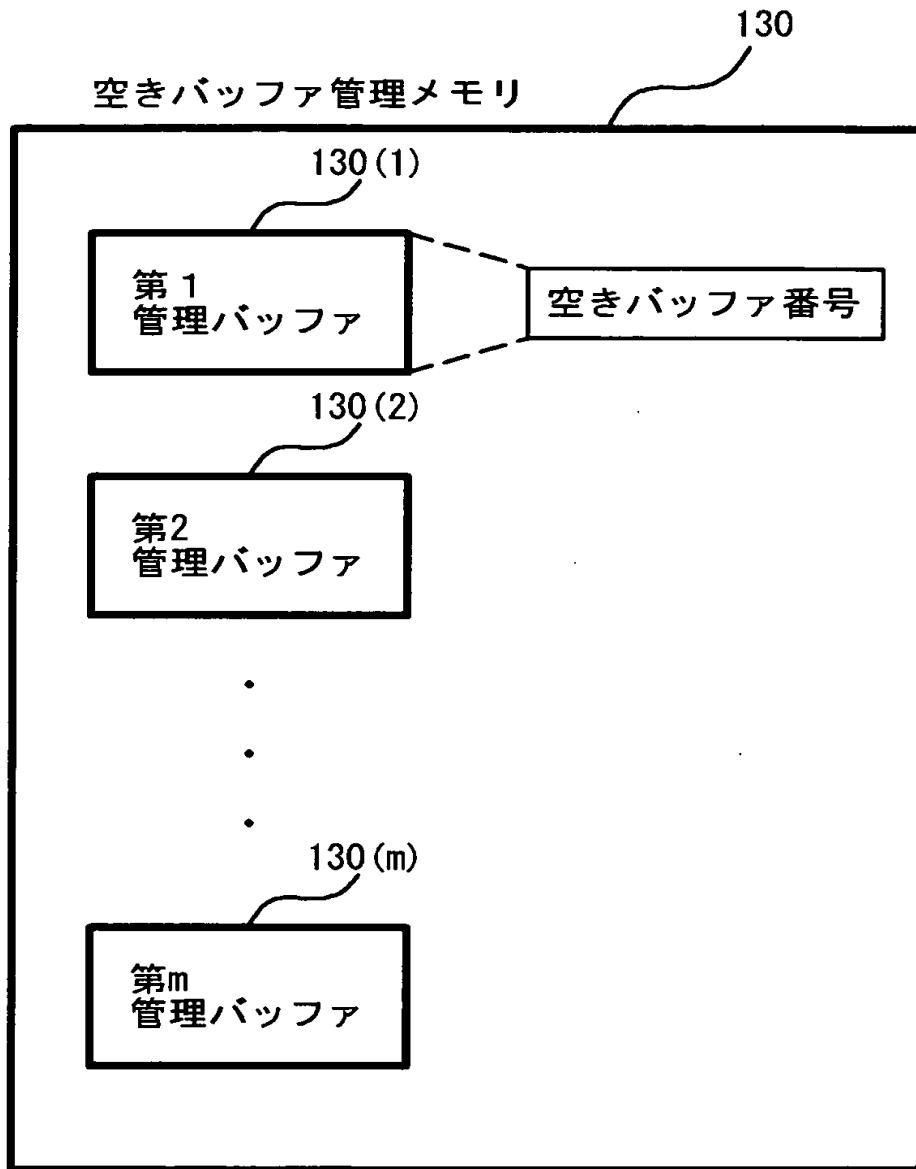
【図3】



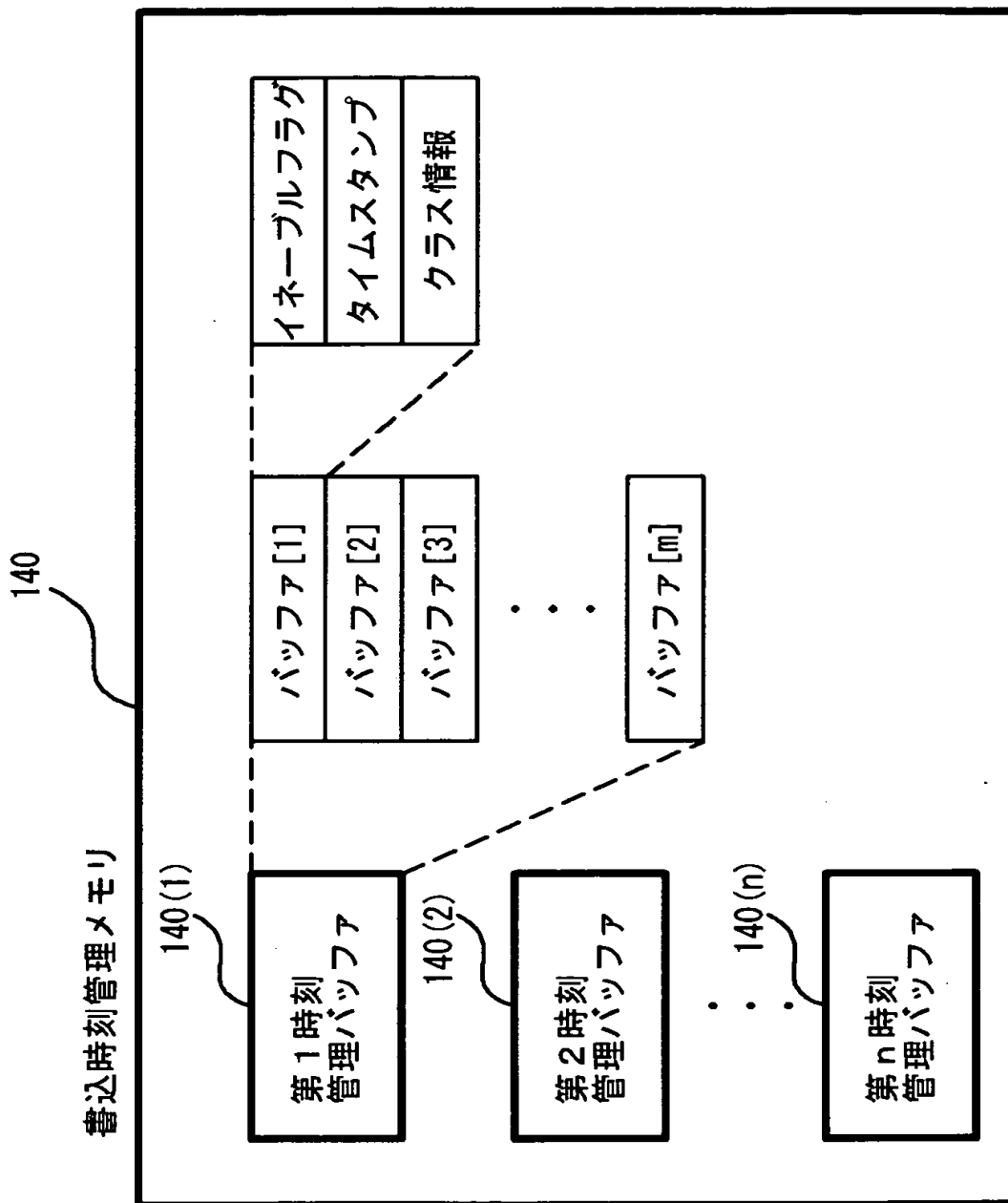
【図 4】



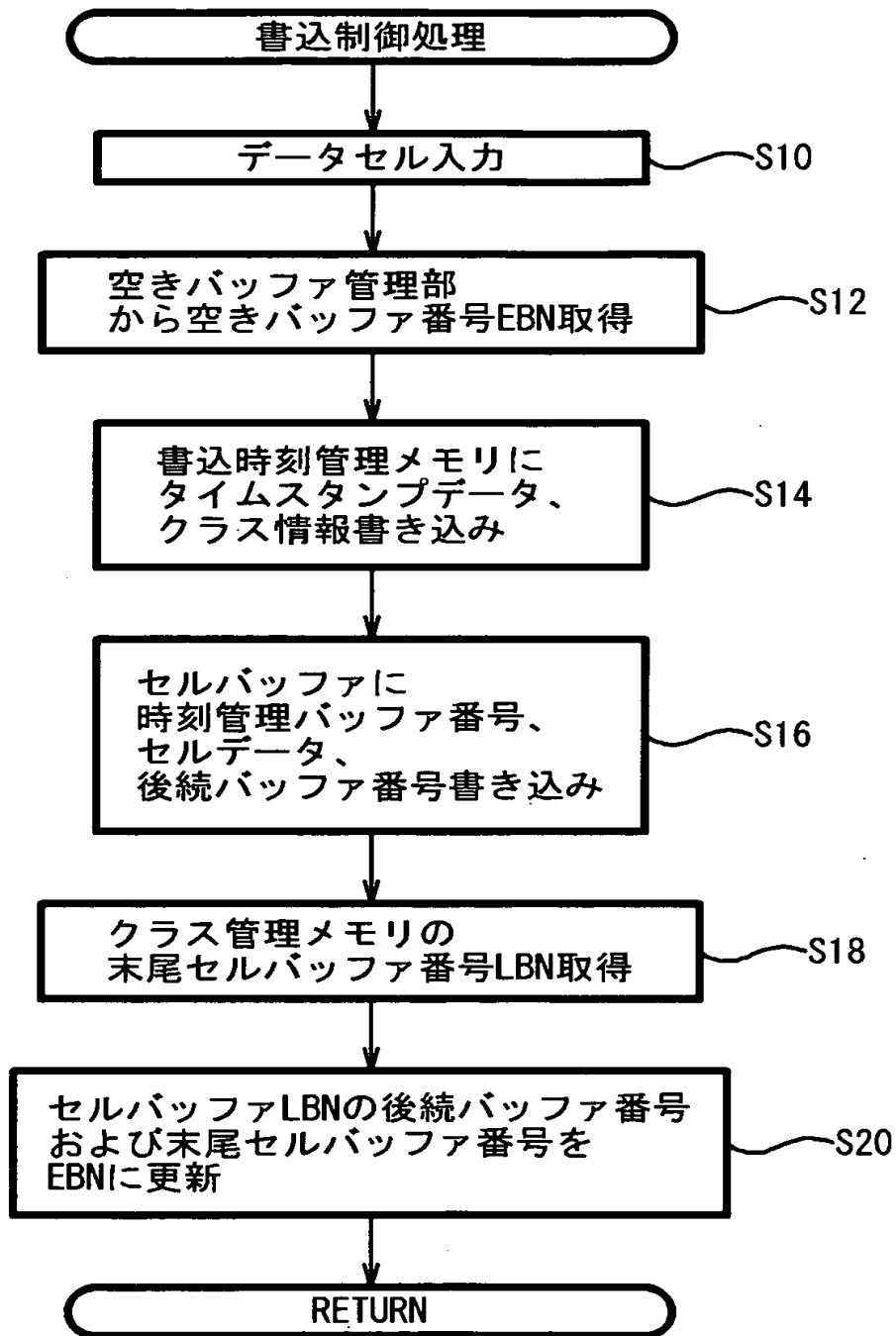
【図 5】



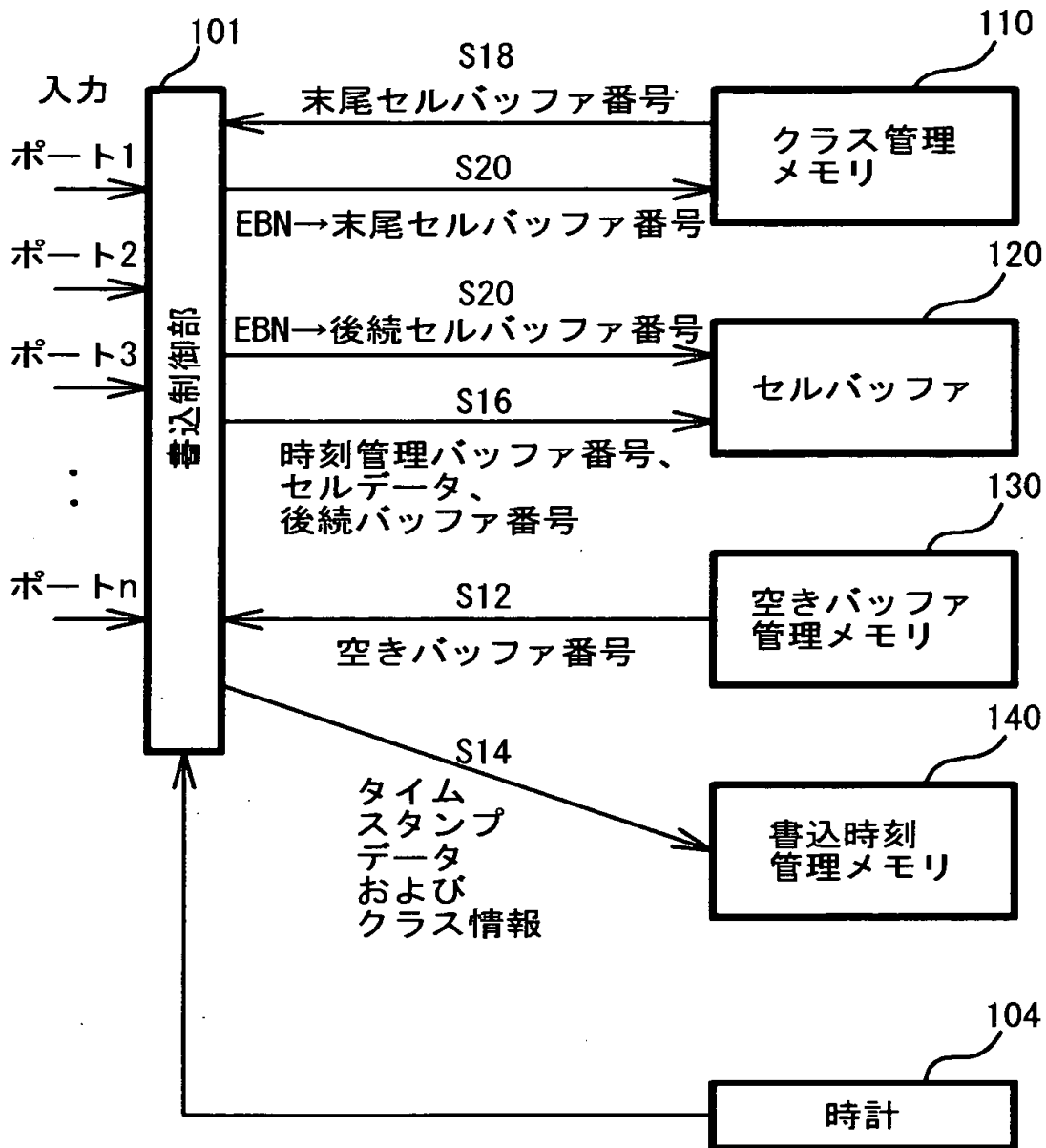
【図 6】



【図7】



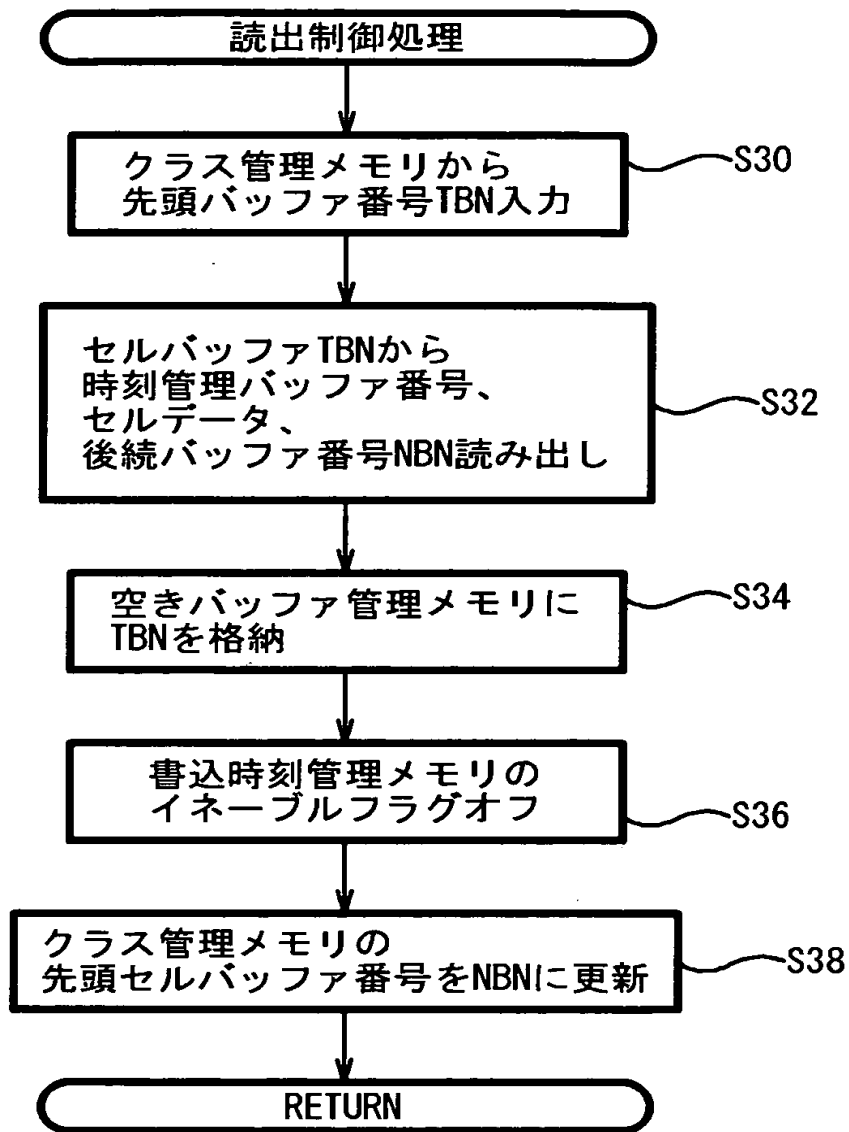
【図8】



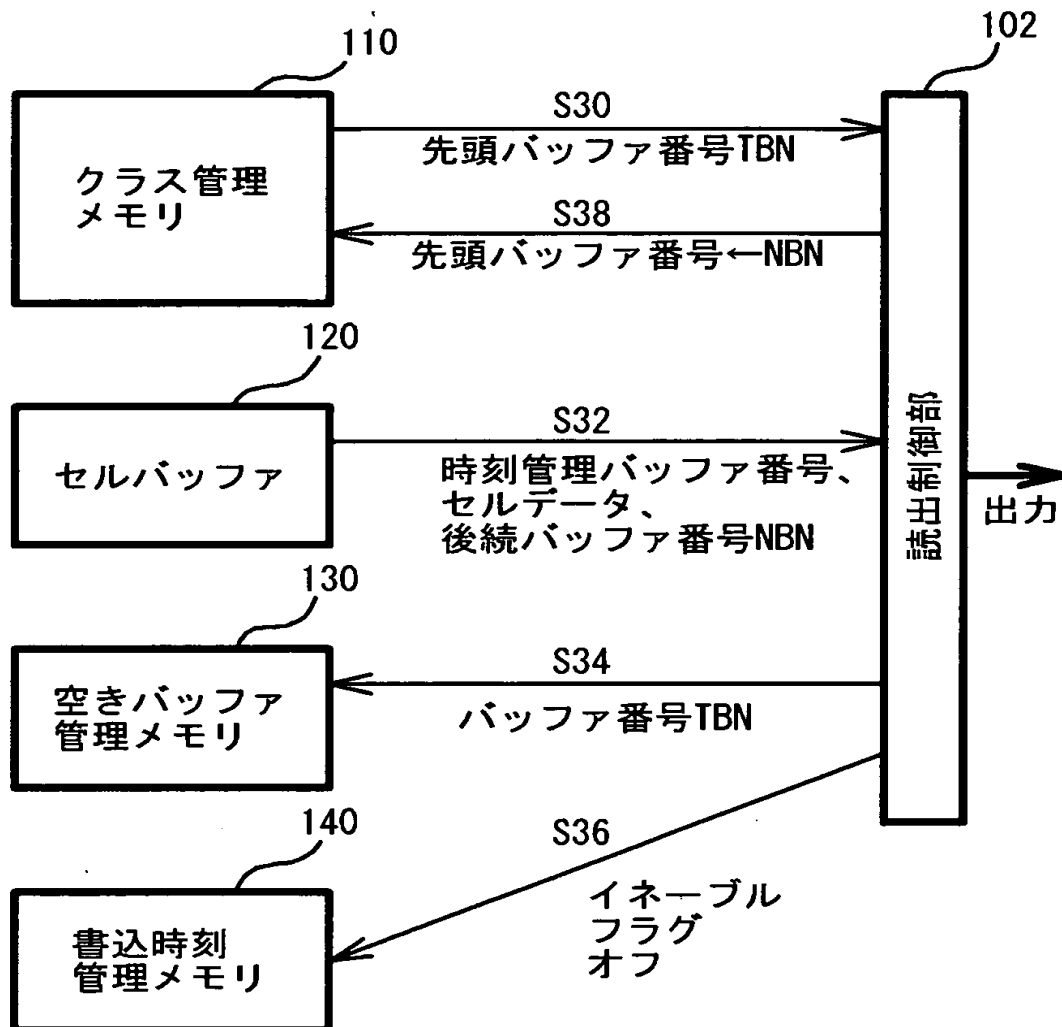
【図9】

		初期	S14	S16	S20
第1クラス管理バッファ	先頭セルバッファ番号	1	1	1	1
	末尾セルバッファ番号	1	1	1	3
第1セルバッファ	時刻管理バッファ番号	1	1	1	1
	セルデータ	AAA	AAA	AAA	AAA
	後続セルバッファ番号	1	1	1	3
第2セルバッファ	時刻管理バッファ番号				
	セルデータ				
	後続セルバッファ番号				
第3セルバッファ	時刻管理バッファ番号			2	2
	セルデータ			BBB	BBB
	後続セルバッファ番号			3	3
第4セルバッファ	時刻管理バッファ番号				
	セルデータ				
	後続セルバッファ番号				
空きバッファ管理メモリ	第1管理バッファ	3			
	第2管理バッファ	4	4	4	4
	第3管理バッファ	2	2	2	2
	第4管理バッファ				
第1時刻管理バッファ	バッファ[1]	イネーブルフラグ	1	1	1
		タイムスタンプ	aa:aa	aa:aa	aa:aa
		クラス情報	1	1	1
	バッファ[2]	イネーブルフラグ	0	1	1
		タイムスタンプ		bb:bb	bb:bb
		クラス情報		1	1
	バッファ[3]	イネーブルフラグ	0	0	0
		タイムスタンプ			
		クラス情報			
	バッファ[4]	イネーブルフラグ	0	0	0
		タイムスタンプ			
		クラス情報			

【図10】



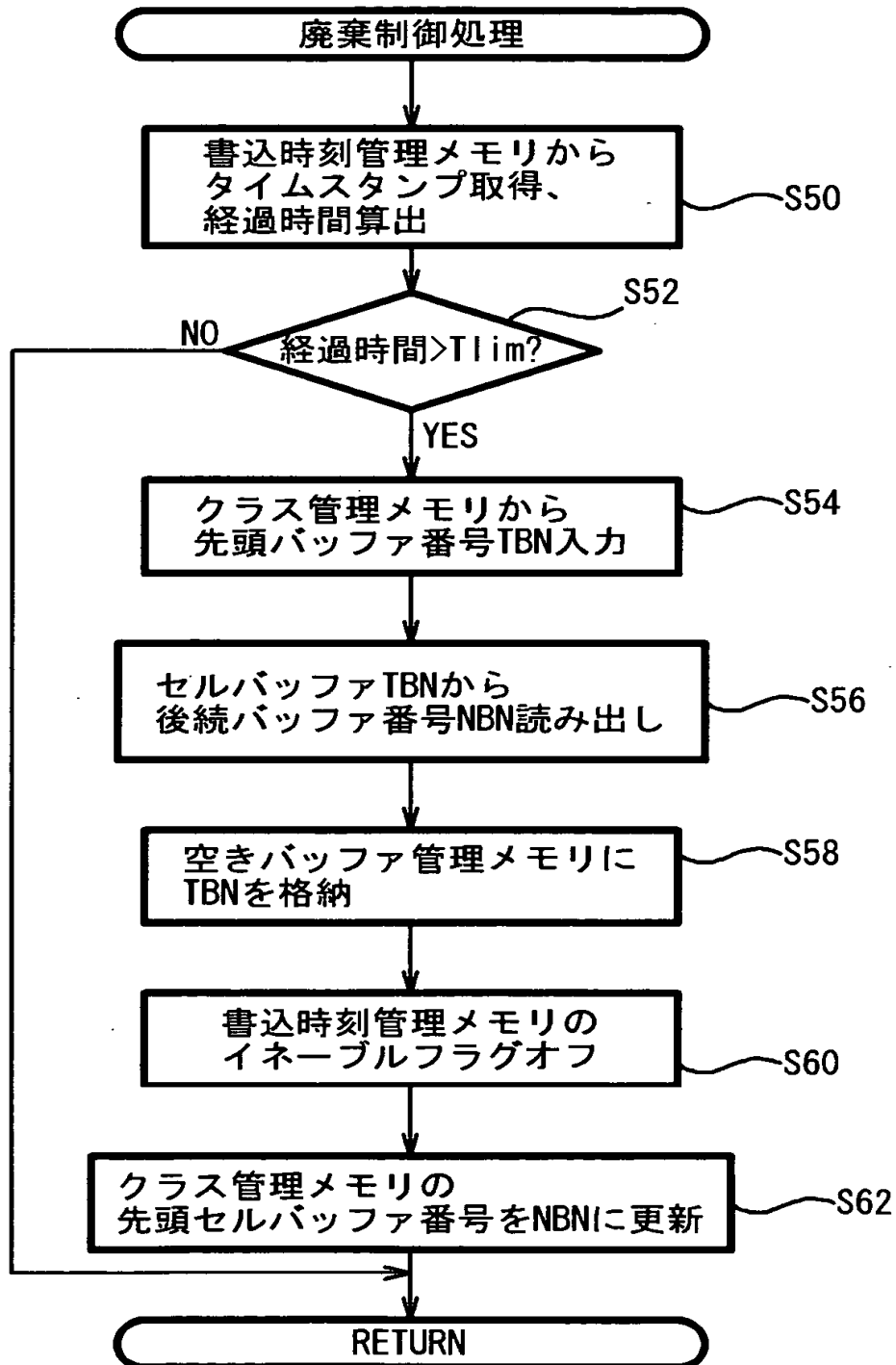
【図11】



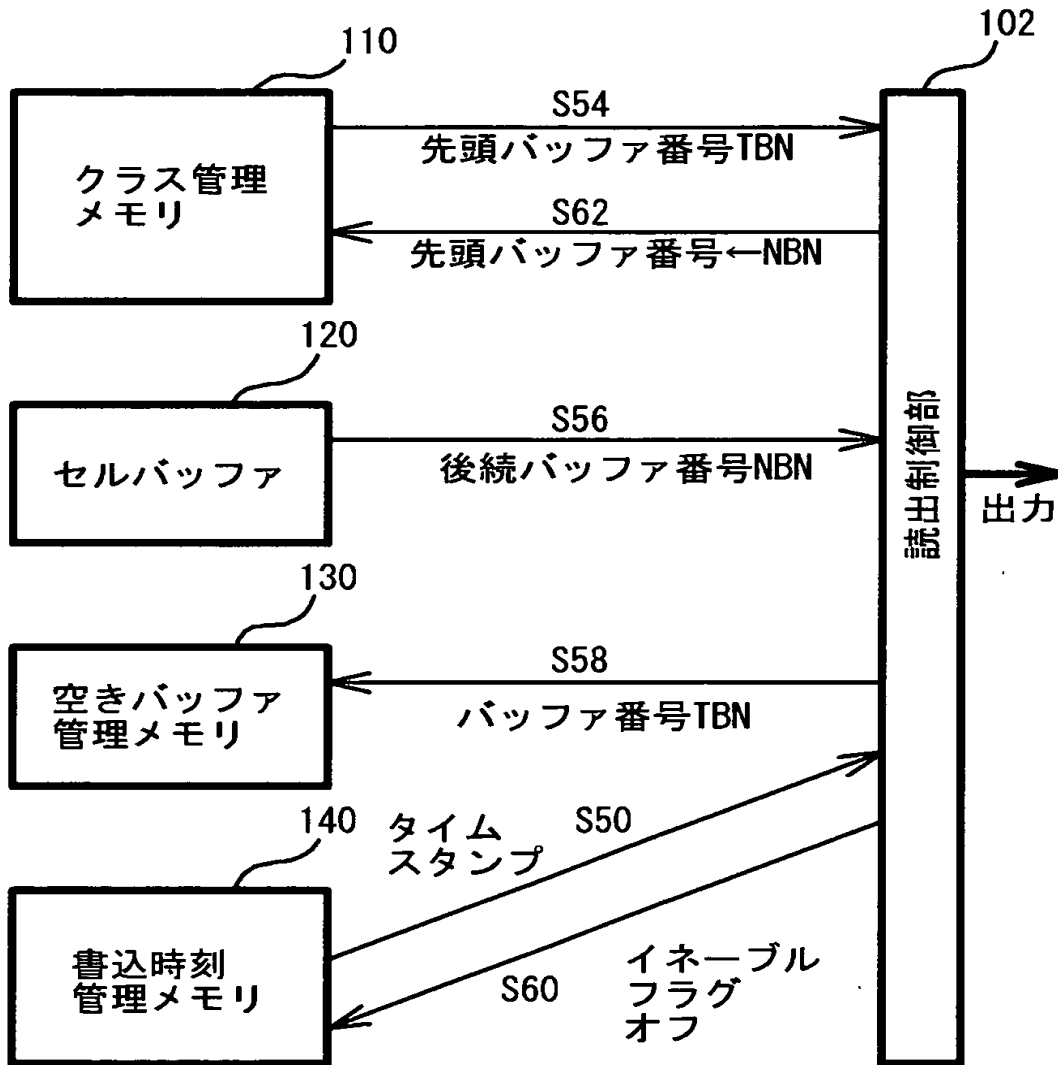
【図 12】

		初期	S32	S34	S36	S38	
第1クラス管理バッファ	先頭セルバッファ番号	1	1	1	1	3	
	末尾セルバッファ番号	3	3	3	3	3	
第1セルバッファ	時刻管理バッファ番号	1					
	セルデータ	AAA					
	後続セルバッファ番号	3					
第2セルバッファ	時刻管理バッファ番号						
	セルデータ						
	後続セルバッファ番号						
第3セルバッファ	時刻管理バッファ番号	2	2	2	2	2	
	セルデータ	BBB	BBB	BBB	BBB	BBB	
	後続セルバッファ番号	3	3	3	3	3	
第4セルバッファ	時刻管理バッファ番号						
	セルデータ						
	後続セルバッファ番号						
空きバッファ管理メモリ	第1管理バッファ						
	第2管理バッファ	4	4	4	4	4	
	第3管理バッファ	2	2	2	2	2	
	第4管理バッファ			1	1	1	
第1時刻管理バッファ	バッファ[1]	イネーブルフラグ	1	1	1	0	0
		タイムスタンプ	aa:aa	aa:aa	aa:aa		
		クラス情報	1	1	1		
	バッファ[2]	イネーブルフラグ	1	1	1	1	1
		タイムスタンプ	bb:bb	bb:bb	bb:bb	bb:bb	bb:bb
		クラス情報	1	1	1	1	1
	バッファ[3]	イネーブルフラグ	0	0	0	0	0
		タイムスタンプ					
		クラス情報					
	バッファ[4]	イネーブルフラグ	0	0	0	0	0
		タイムスタンプ					
		クラス情報					

【図13】



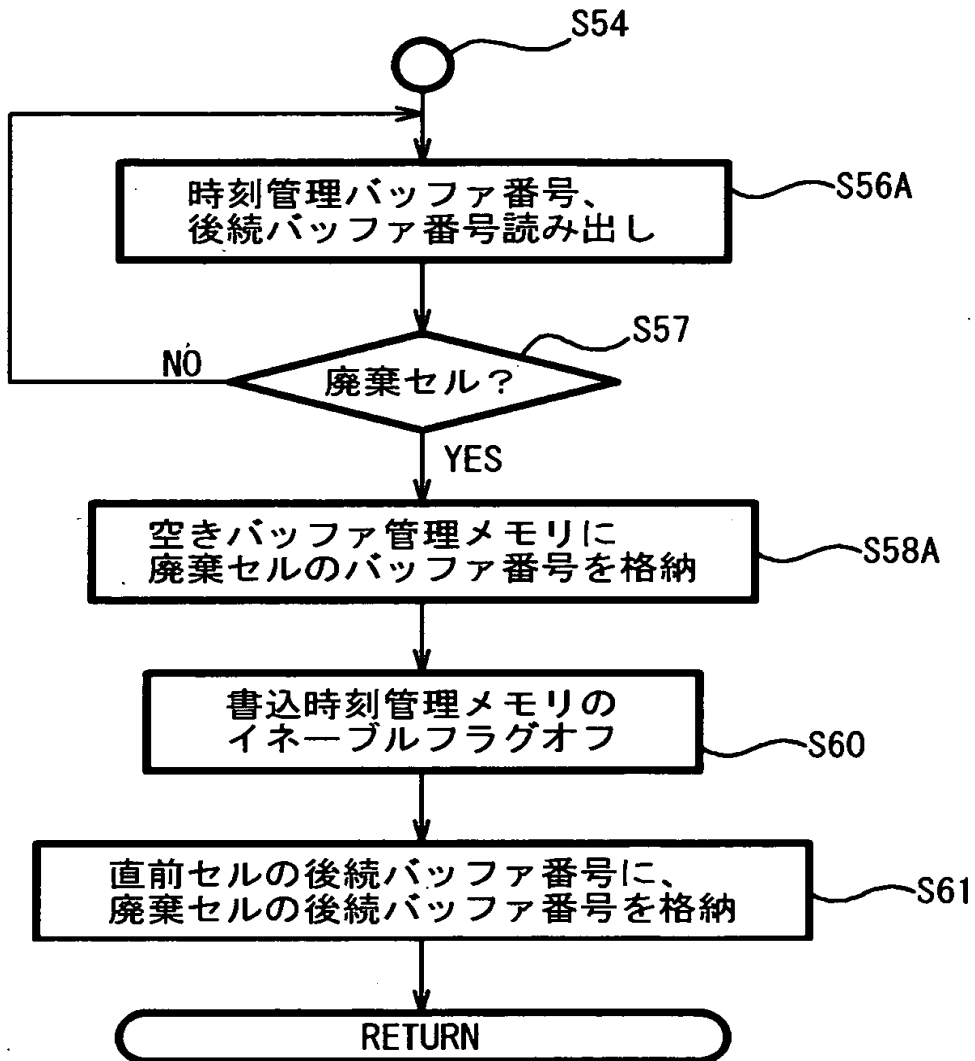
【図14】



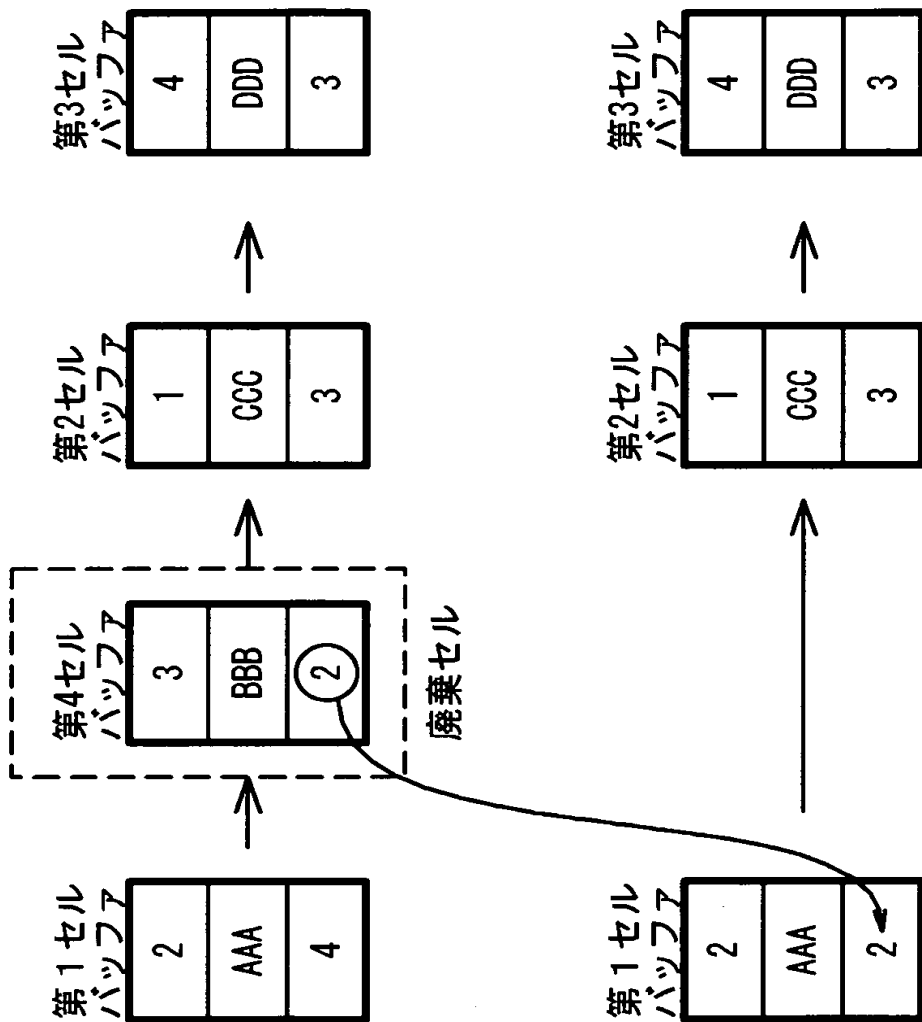
【図15】

		初期	S56	S58	S60	S62
第1クラス管理バッファ	先頭セルバッファ番号	1	1	1	1	3
	末尾セルバッファ番号	3	3	3	3	3
第1セルバッファ	時刻管理バッファ番号	1	1	1	1	
	セルデータ	AAA	AAA	AAA	AAA	
	後続セルバッファ番号	3	3	3	3	
第2セルバッファ	時刻管理バッファ番号					
	セルデータ					
	後続セルバッファ番号					
第3セルバッファ	時刻管理バッファ番号	2	2	2	2	2
	セルデータ	BBB	BBB	BBB	BBB	BBB
	後続セルバッファ番号	3	3	3	3	3
第4セルバッファ	時刻管理バッファ番号					
	セルデータ					
	後続セルバッファ番号					
空きバッファ管理メモリ	第1管理バッファ					
	第2管理バッファ	4	4	4	4	4
	第3管理バッファ	2	2	2	2	2
	第4管理バッファ			1	1	1
第1時刻管理バッファ	バッファ[1]	イネーブルフラグ	1	1	1	0
		タイムスタンプ	aa:aa	aa:aa	aa:aa	
		クラス情報	1	1	1	
	バッファ[2]	イネーブルフラグ	1	1	1	1
		タイムスタンプ	bb:bb	bb:bb	bb:bb	bb:bb
		クラス情報	1	1	1	1
	バッファ[3]	イネーブルフラグ	0	0	0	0
		タイムスタンプ				
		クラス情報				
	バッファ[4]	イネーブルフラグ	0	0	0	0
		タイムスタンプ				
		クラス情報				

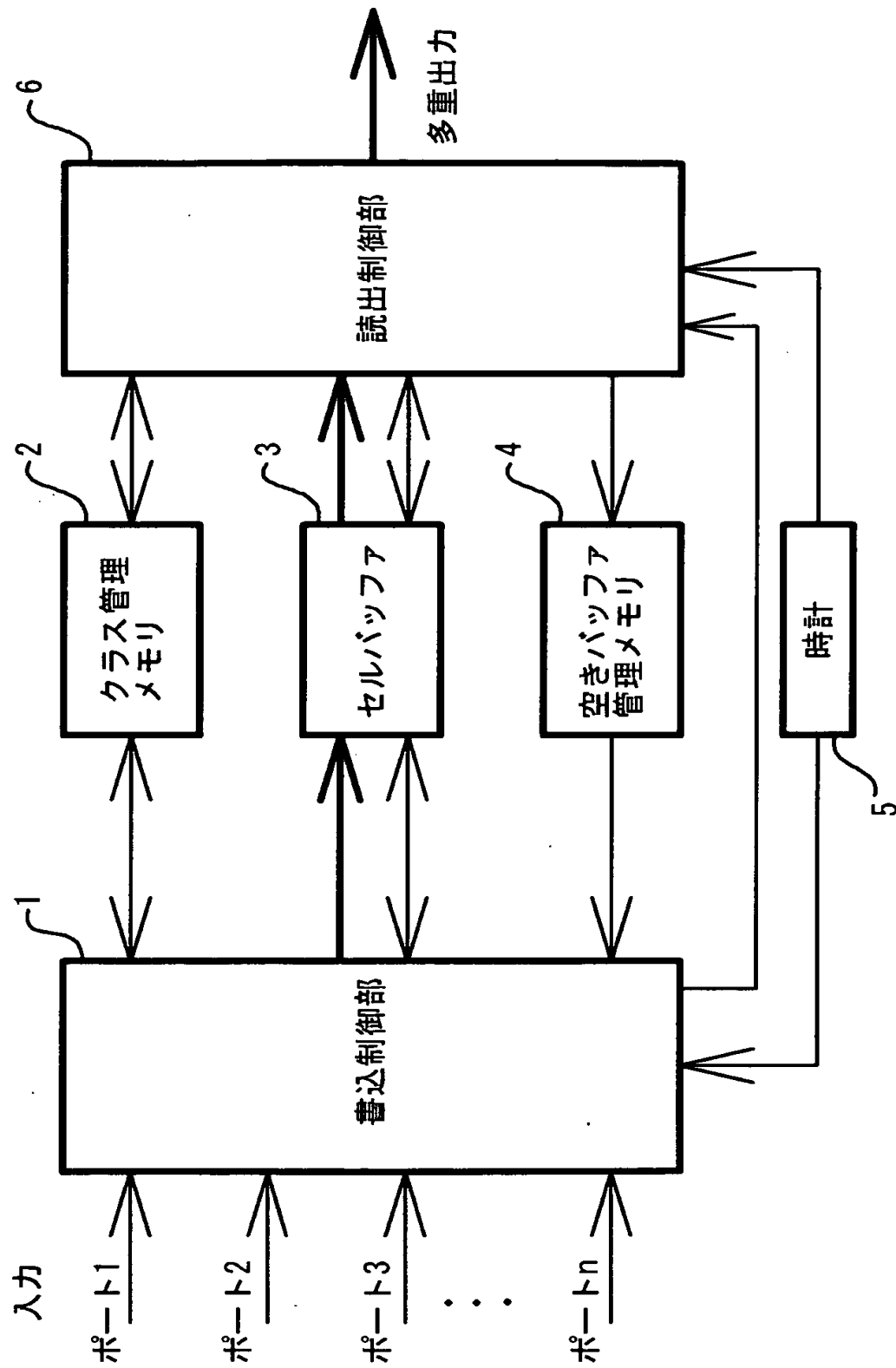
【図16】



【図17】



【図18】



【書類名】 要約書

【要約】

【課題】 固定長のセルを用いた多重通信において、輻輳時のセルの廃棄処理の簡素化、効率化を図る。

【解決手段】 複数の入力ポートで共有されるセル格納用のセルバッファ 1 2 0 を設ける。セルバッファへの書き込みおよび読み出しは、書込制御部 1 0 1、読出制御部 1 0 2 によって制御する。セルバッファの各領域と対応づけて、その書き込み時刻を管理する書込時刻管理メモリ 1 4 0 を設ける。廃棄制御部 1 0 3 は、書込制御部 1 0 1、読出制御部 1 0 2 とは独立の処理によって、書込時刻管理メモリ 1 4 0 に格納された書込時刻からの経過時間が長いセルの廃棄を行う。書き込み、読み出しとは独立の処理によって、古いセルから廃棄することにより、所望の通信レートを確保しつつ効率的にセルの廃棄を行うことが可能となる。

【選択図】 図 2

特2000-257048

出 願 人 履 歴 情 報

識別番号 [000005821]

1. 変更年月日	1990年 8月28日
[変更理由]	新規登録
住 所	大阪府門真市大字門真1006番地
氏 名	松下電器産業株式会社